

รายงานวิจัยฉบับสมบูรณ์
งบประมาณเงินรายได้มหาวิทยาลัยศรีนครินทรวิโรฒ
(เงินรายได้คณะวิศวกรรมศาสตร์ประจำปีงบประมาณ พ.ศ.2548)
ตามสัญญาเลขที่ 112/2548

เรื่อง

พัฒนาโปรแกรมสำหรับชุดทดลองวงจรดิจิทัล
โดยใช้คอมพิวเตอร์ส่วนบุคคล

๒๔ ส.ค. 2552

Developing Software for Experimental Board for
Digital Circuit Design using Personal Computer

โดย

ชัยณรงค์ คล้ายมณี

ชัยพร คำแก้ว

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์
มหาวิทยาลัยศรีนครินทรวิโรฒ องครักษ์

กิตติกรรมประกาศ

งานวิจัยนี้เป็นการสร้างบอร์ดทดลองเกี่ยวกับการทดลองวงจรดิจิทัลพื้นฐาน โดยได้รับทุนจากงบประมาณเงินรายได้มหาวิทยาลัยศรีนครินทรวิโรฒ (เงินรายได้คณะวิศวกรรมศาสตร์ประจำปีงบประมาณ 2548) จึงขอขอบพระคุณผู้ให้ทุนแทนนิสิตและนักศึกษาที่จะได้ใช้งานบอร์ดทดลองนี้ สิ่งใดเป็นสิ่งที่ได้ซึ่งได้จากการทำงานวิจัยในครั้งนี้ขอบแต่ผู้ให้ทุน คณะผู้สร้างบอร์ดทดลองได้ตระหนักและให้ความสนใจในส่วนของคุณภาพทั้งในส่วนของฮาร์ดแวร์และโปรแกรมซึ่งเป็นเครื่องมือในการทดลองดังนั้นถ้างานนี้ยังมีข้อบกพร่องประการใดคณะผู้สร้างบอร์ดทดลองขอรับไว้เพื่อทำการแก้ไขต่อไป สุดท้ายนี้ขอขอบพระคุณ คุณพ่อ คุณแม่ และครูอาจารย์ผู้อารมณให้ความรู้แก่ข้าพเจ้ากระทั่งสามารถสร้างงานนี้เป็นผลสำเร็จ



พัฒนาโปรแกรมสำหรับชุดทดลองวงจรดิจิทัลโดยใช้คอมพิวเตอร์

ส่วนบุคคล

โดย

อาจารย์ชัยณรงค์ คล้ายมณี

นายชัยพร คำแก้ว

บทคัดย่อ

การทดลองในวิชาการออกแบบวงจรดิจิทัลโดยส่วนมากจะทำการทดลองบนชุดทดลองซึ่งผลการทดลองได้มาจากการติดต่อบนหลอดแอลอีดี (LED) ที่ถูกติดตั้งในชุดทดลองเท่านั้น สิ่งที่ยากหาในองค์ความรู้ที่ควรมีและจะต้องใช้ในการศึกษาวิชาที่เกี่ยวข้องกับวิชาวงจรดิจิทัลในระดับสูงนั้นคือ ไคอะแกรมเวลา (Timing Diagram) ดังนั้นงานวิจัยที่จะนำเสนอเป็นชุดทดลองวงจรดิจิทัลซึ่งสามารถทดแทนองค์ความรู้ดังกล่าวให้ปรากฏขึ้นในขณะที่ทำการทดลอง โดยชุดทดลองดิจิทัลที่ได้จัดทำนี้ถูกออกแบบให้มีการเชื่อมต่อกับคอมพิวเตอร์ทางพอร์ตขนานซึ่งผลของการทดลองจะถูกนำเสนอบนจอคอมพิวเตอร์ในรูปแบบของไคอะแกรมเวลาพร้อมกับการติดต่อบนหลอดแอลอีดีบนชุดทดลอง ด้วยปัจจุบันคอมพิวเตอร์เป็นส่วนประกอบพื้นฐานในการศึกษาในหลายวิชาทางด้านวิศวกรรมเพื่อการจำลองการทำงานแทนการลงมือปฏิบัติจริง ด้วยเหตุนี้จึงทำให้ผู้เรียนขาดความชำนาญในการลงมือปฏิบัติ ชุดทดลองวงจรดิจิทัลนี้สามารถทำงานเสมือนการจำลองด้วยโปรแกรมแต่ผู้เรียนจะได้ทำการปฏิบัติจริงกับชุดทดลองดังกล่าว ดังนั้นชุดทดลองจึงให้มิติของการศึกษาวิชาวงจรดิจิทัลทั้งในรูปแบบของ ไคอะแกรมเวลา และ การลงมือปฏิบัติจริง

Developing Software for Experimental Board for Digital Circuit Design using Personal Computer

BY

MR.CHAINARONG KLIMANEE

MR.CHAIYAPORN KHAMKAEW

Most experimental results of learning Digital Circuit Design are obtained from showing on LED of experimental board. The lacked knowledge of the experimental results of the experimental board is a timing diagram that must be used in advanced level of digital subjects. This diagram has involving with Digital Circuit Design. Consequently, experimental board will be proposed in this research in order to substitute the lacked knowledge with timing diagram. The timing diagram is shown on computer using experimental board's software showing not only timing diagram but resultant LED on experimental board also. Nowadays, computers are contained to be a part of most subjects in functions of simulation that causes losing skill of practices. This experimental board has ability of showing results on computer's monitor that the results are similar to simulation's result but student's experiment on real practice. Therefore, this experimental board proposed gives two things as timing diagram and real practice.

สารบัญ

บทคัดย่อภาษาไทย.....	ก
บทคัดย่อภาษาอังกฤษ.....	ข
สารบัญ.....	ค
บัญชีภาพประกอบ.....	จ
บทที่ 1 บทนำ.....	1
1.1 ลอจิกโพรบ (Logic Probe)	1
1.2 แผงชุดทดลองวงจรดิจิทัล (Digital Experimental Board)	2
1.3 ลอจิกแอนาไลเซอร์ (Logic Analyzer).....	3
บทที่ 2 เอกสารและงานวิจัยที่เกี่ยวข้อง.....	4
2.1 การออกแบบแผงทดลองประกอบชุดทดลอง	4
2.2 โปรแกรมแสดงผลในลักษณะไคอะแกรมของเวลา.....	5
2.3 การป้องกันความเสียหายจากการทดลอง.....	7
2.4 งานวิจัยที่เกี่ยวข้อง.....	8
บทที่ 3 วิธีการดำเนินการวิจัย.....	9
3.1 วิธีการดำเนินการวิจัย.....	9
3.2 ระยะเวลาทำการวิจัยและแผนดำเนินงาน	9
3.3 ผลสำเร็จของการวิจัยที่คาดว่าจะได้รับ	9
3.4 ปัจจัยที่เอื้อต่อการวิจัย ที่มีอยู่แล้ว	9
บทที่ 4 ผลการวิเคราะห์ข้อมูล.....	10
4.1 แบบสอบถามสำหรับการประเมินผล	10
4.2 จุดประสงค์ของแบบสอบ.....	11
4.3 วิเคราะห์ข้อมูล.....	11
บทที่ 5 สรุปอภิปรายผลและข้อเสนอแนะ	12
5.1 สรุปผลการวิเคราะห์ข้อมูลเชิงความแตกต่าง.....	12
5.2 อภิปรายผล	12
5.3 ข้อเสนอแนะ.....	12

สารบัญ(ต่อ)

บรรณานุกรม

ภาคผนวก

ประวัติย่อผู้วิจัย



บัญชีภาพประกอบ

รูปที่ 1.1 ลอจิกโพรบ (ก) ใช้สำหรับแสดงสถานะลอจิก (ข) ใช้สำหรับแสดงสถานะลอจิก และ มัลติมิเตอร์	1
รูปที่ 1.2 แผงชุดทดลองวงจรดิจิทัล	2
รูปที่ 1.3 ลอจิกแอนนาไลเซอร์	3
รูปที่ 2.1 ลักษณะการเชื่อมต่อระหว่างเครื่องคอมพิวเตอร์กับแผงประกอบชุดการทดลอง	4
รูปที่ 2.2 ขาของพอร์ตขนานซึ่งถูกใช้งานในชุดทดลอง	5
รูปที่ 2.3 หน้าต่างแสดงอินพุตและผลลัพธ์ของเอ้าท์พุต	6
รูปที่ 2.4 ส่วนประกอบของหน้าจอซึ่งใช้สำหรับการติดต่อกับผู้ใช้	6
รูปที่ 2.5 หน้าต่างแสดงอินพุตและผลลัพธ์ของเอ้าท์พุต	7



บทที่ 1 บทนำ

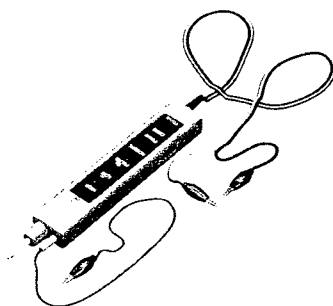
คอมพิวเตอร์เป็นปัจจัยหนึ่งในการศึกษาทางด้านวิศวกรรมคงจะปรากฏในห้องปฏิบัติการของ คณะวิศวกรรมศาสตร์ของสถาบันการศึกษาต่าง ๆ ดังนั้นการนำทรัพยากรดังกล่าวมาใช้งานให้เต็ม ประสิทธิภาพจึงเป็นสิ่งสำคัญ ด้วยเทคโนโลยีทางด้านฮาร์ดแวร์และซอฟต์แวร์มีการเปลี่ยนแปลงอย่าง รวดเร็วในบางครั้งคอมพิวเตอร์ที่ล้ำสมัยจะไม่สามารถนำไปใช้งานเพื่อการเรียนการสอนได้อีก ด้วยเหตุ นี้จึงเป็นแรงบันดาลใจให้ผู้สอนทั้งหลายที่เกี่ยวข้องกับคอมพิวเตอร์ต้องระดมความคิดเพื่อสร้างสรรค์ ผลงานบนระบบปฏิบัติการบนคอมพิวเตอร์ให้เร็วและมากเท่าที่จะสามารถทำได้

การเรียนการสอนในปัจจุบันมีการนำเสนอข้อมูลในหลากหลายรูปแบบให้กับนิสิตนักศึกษา เพื่อให้เกิดความเข้าใจง่ายและถูกต้อง เช่น การจำลองการทำงาน(Simulation) การใช้คอมพิวเตอร์ ประกอบกับชุดทดลอง เป็นต้น สิ่งเหล่านี้เป็นอุปกรณ์ที่ให้ประโยชน์ในการเรียนการสอนอย่างมาก

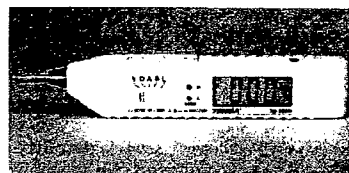
ในวิชาการออกแบบวงจรดิจิทัลหรือวิชาที่มีเนื้อหาใกล้เคียงจะต้องมีการทดลองโดย ห้องปฏิบัติการนั้นประกอบด้วยเครื่องมือต่าง ๆ ทั้งที่มีราคาหลักพันบาท จนกระทั่ง หลายแสนบาท ดังเช่น ลอจิกโพรบ (Logic Probe) ชุดทดลองซึ่งประกอบด้วยแผงประกอบวงจรและหน่วยแสดงผล ระดับลอจิก และ ลอจิกแอนะไลเซอร์ (Logic Analyzer) สำหรับการทดลองในเชิงของไคอะแกรมเวลา เป็นต้น ซึ่งเครื่องมือทั้งสองลักษณะนี้ห้องปฏิบัติการต้องมีสำหรับประกอบการทดลองโดยรายละเอียด ของเครื่องมือดังกล่าวสามารถอธิบายได้ดังนี้

1.1 ลอจิกโพรบ (Logic Probe)

เครื่องมือวัดทางด้านลอจิกเพื่อแสดงสถานะเอาต์พุตของวงจรดังในรูปที่ 1.1



(ก)

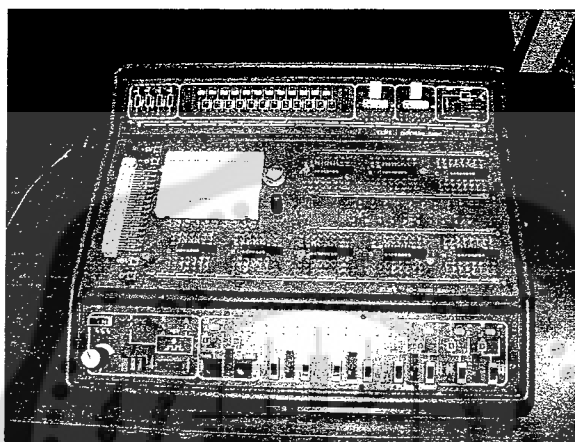


(ข)

รูปที่ 1.1 ลอจิกโพรบ (ก) ใช้สำหรับแสดงสถานะลอจิก (ข) ใช้สำหรับแสดงสถานะลอจิก และ มัลติมิเตอร์

ผลในการวัดจากเครื่องมือวัดชนิดนี้เป็นเพียงระดับลอจิกที่เป็น 0 หรือ 1 จากเอาต์พุตเท่านั้น ดังนั้นถ้าผู้ใช้งานต้องการรายละเอียดของข้อมูลจากการวัดจะต้องเปลี่ยนชนิดเครื่องมือวัดที่สามารถตอบสนองในการแสดงผลได้ทั้งในไคอะแกรมเวลาพร้อมแสดงรายละเอียดเชิงตัวเลข ลอจิกโพรบจึงเป็นอุปกรณ์เครื่องมือวัดพื้นฐานเท่านั้น

1.2 แผงชุดทดลองวงจรดิจิทัล (Digital Experimental Board)



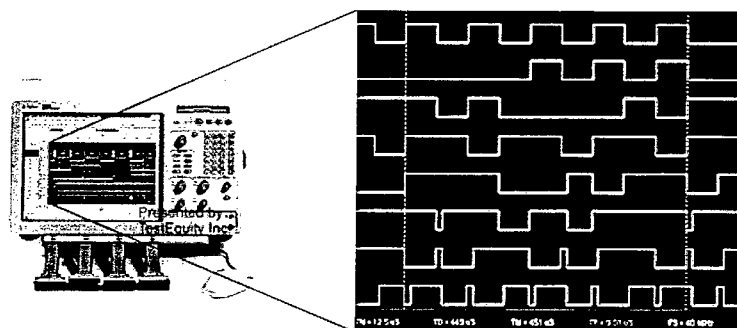
รูปที่ 1.2 แผงชุดทดลองวงจรดิจิทัล

เป็นอุปกรณ์ประกอบการทดลองเชิงปฏิบัติการของวงจรดิจิทัลซึ่งเป็นผลิตภัณฑ์จากต่างประเทศแสดงในรูปที่ 1.2 โดยมีส่วนประกอบพื้นฐานดังนี้

- บอร์ดสำหรับประกอบวงจรขนาดเล็กติดตั้งบนตัวแผงชุดทดลอง
- แผงแสดงผลด้วยหลอด LED จำนวน 8 หลอด
- วงจรผลิตสัญญาณนาฬิกา
- ลอจิกโพรบ
- เตา์รับ (Socket) ขนาด 14 และ 16 ขา
- ส่วนป้อนสัญญาณอินพุตขนาด 8 บิต
- ส่วนป้อนสัญญาณอินพุตแบบสวิตช์กด

ชุดทดลองนี้ถูกใช้สำหรับเป็นต้นแบบในการสร้างชุดทดลองในงานวิจัยนี้ โดยบางส่วนจะไม่ถูกนำไปใช้เนื่องจากสามารถถูกทดแทนด้วยอุปกรณ์อื่น ๆ ที่เป็นส่วนประกอบในชุดทดลองเอง

1.3 ลอจิกแอนาไลเซอร์ (Logic Analyzer)



รูปที่ 1.3 ลอจิกแอนาไลเซอร์

ในการวัดสัญญาณลอจิกจากวงจรดิจิทัลในเชิงของไคอะแกรมดังรูปที่ 1.3 ของเวลาเป็นสิ่งที่มีความสำคัญต่อการตรวจสอบตลอดจนถึงการศึกษาถึงการทำงานของวงจร ดังนั้นเครื่องมือวัดชนิดนี้จึงเป็นอุปกรณ์ที่ให้ความละเอียดของข้อมูลที่ได้จากการวัดสัญญาณ โดยผู้ใช้สามารถทำการวัดเทียบสัญญาณทางด้านอินพุตและเอาต์พุตได้ในเวลาเดียวกัน ด้วยเหตุนี้สัญญาณทั้งสองจึงถูกเปรียบเทียบได้อย่างชัดเจนการแสดงผลที่ได้จากการวัดสัญญาณของลอจิกแอนาไลเซอร์เป็นสิ่งที่ผู้วิจัยต้องการนำมาเป็นส่วนประกอบในชุดทดลอง ดังนั้นผู้วิจัยจึงเขียนโปรแกรมโดยใช้ VB6 สร้างหน้าจอแสดงผลในการวัดเช่นเดียวกับลอจิกแอนาไลเซอร์ อย่างไรก็ตามประสิทธิภาพ ความเร็ว ตลอดจนถึงรายละเอียดที่ปรากฏในหน้าจอของซอฟต์แวร์ซึ่งได้ถูกสร้างขึ้นไม่สามารถทำได้เท่ากับลอจิกแอนาไลเซอร์ที่เป็นผลิตภัณฑ์ แต่มีความเพียงพอต่อการใช้งานเพื่อการศึกษาวงจรดิจิทัลพื้นฐาน

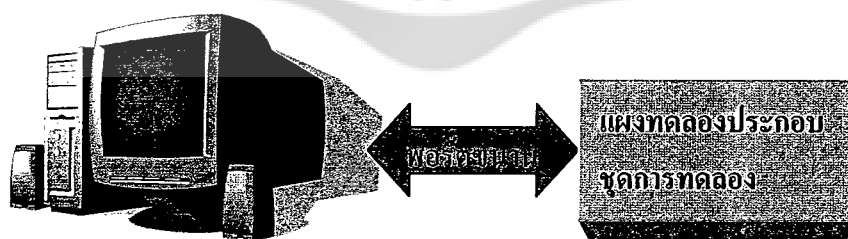
ผลงานที่จะนำเสนอในลำดับต่อไปจะยึดถือแนวทางและวัตถุประสงค์ในการสร้างงานให้กับคอมพิวเตอร์เพื่อการใช้งานคอมพิวเตอร์ได้อย่างเต็มประสิทธิภาพ ประกอบกับชุดทดลองนี้ได้ถูกสร้างเพื่อให้ง่ายต่อการใช้งานและการทำความเข้าใจในสิ่งที่ปรากฏในการทดลอง ซึ่งผู้แนะนำมีความต้องการให้ผู้สนใจชุดทดลองนี้สามารถนำไปใช้งานเพื่อการเรียนการสอนที่เกี่ยวข้องกับวงจรดิจิทัลได้โดยง่าย

บทที่ 2 เอกสารและงานวิจัยที่เกี่ยวข้อง

ชุดทดลองดิจิทัลถูกสร้างขึ้นจากส่วนประกอบที่เป็นโปรแกรมและฮาร์ดแวร์ สำหรับวงจรทางด้านฮาร์ดแวร์เป็นวงจรพื้นฐานที่เป็นส่วนประกอบมาตรฐานของคอมพิวเตอร์โดยทั่วไป แต่สำหรับโปรแกรมนั้นผู้สร้างได้นำเทคนิคการใช้การกระตุ้นของตัวตั้งเวลาซึ่งเป็นส่วนประกอบของโปรแกรม Vb6 เนื้อหาที่จะนำเสนอในบทนี้เป็นเอกสารที่เกี่ยวข้องกับการสร้างบอร์ดชุดทดลองคือ การออกแบบแผงทดลองประกอบชุดทดลอง (ฮาร์ดแวร์) โปรแกรมแสดงผลในลักษณะไคอะแกรมของเวลา และวงจรป้องกันความเสียหายอันเกิดจากการทดลอง งานวิจัยที่เกี่ยวข้อง โดยรายละเอียดเนื้อหาได้นำเสนอดังต่อไปนี้

2.1 การออกแบบแผงทดลองประกอบชุดทดลอง

แผงทดลองประกอบชุดทดลองที่จะนำเสนอนี้ได้คำนึงถึงความประหยัดประกอบกับการนำเอาทรัพยากรที่มีอยู่แล้วมาประยุกต์สร้างสิ่งประดิษฐ์เพื่อเสริมทักษะการเรียนรู้ของนักศึกษาให้มีประสิทธิภาพมากขึ้น คอมพิวเตอร์เป็นส่วนหลักซึ่งจะต้องมีอยู่แล้วมิใช่ต้องสั่งซื้อเพื่อใช้สำหรับชุดทดลองนี้ แผงประกอบชุดทดลองเป็นเพียงส่วนที่ถูกสร้างขึ้นเพื่อใช้สำหรับการประกอบวงจรดิจิทัลซึ่งปรากฏในใบงานที่นักศึกษาได้รับจากอาจารย์ผู้สอน โดยแผงทดลองจะเชื่อมต่อกับคอมพิวเตอร์เข้าทางพอร์ตขนานดังแสดงในรูปที่ 2.1

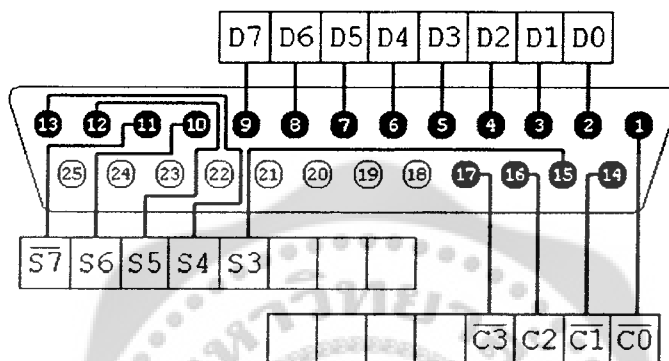


รูปที่ 2.1 ลักษณะการเชื่อมต่อระหว่างเครื่องคอมพิวเตอร์กับแผงประกอบชุดการทดลอง

จากรูปที่ 2.1 พอร์ตขนาน หรือ พอร์ตสำหรับต่อเครื่องพิมพ์ จะถูกใช้งานสำหรับการรับและส่งข้อมูลในการทดลองโดยชุดอุปกรณ์ที่ถูกติดตั้งบนแผงทดลองจะประกอบด้วย โปรโตบอร์ด และอุปกรณ์ประกอบต่าง ๆ เช่น สวิตช์, หลอดแอลอีดี และ แหล่งจ่ายไฟเพิ่มเติมสำหรับการทดลอง เป็นต้น

โดยข้อมูลที่ได้จากเอาต์พุตของวงจรดิจิทัลซึ่งใช้สำหรับการทดลองจะส่งผ่านไปยังคอมพิวเตอร์เพื่อแสดงผลในลักษณะของ ไดอะแกรมเวลา (Timing Diagram) เข้าทางพอร์ตขนานนี้

ลักษณะการรับส่งข้อมูล พอร์ตขนานโดยปกติจะสามารถ รับข้อมูลเป็นจำนวน 5 บิต พร้อมกับส่งข้อมูลขนาด 8 บิต ได้โดยผู้วิจัยได้ใช้คุณลักษณะดังกล่าวโดยมิได้ดัดแปลงแต่อย่างใด ซึ่งถูกนำมาใช้งานสำหรับชุดทดลองนี้ดังแสดงในรูปที่ 2.2

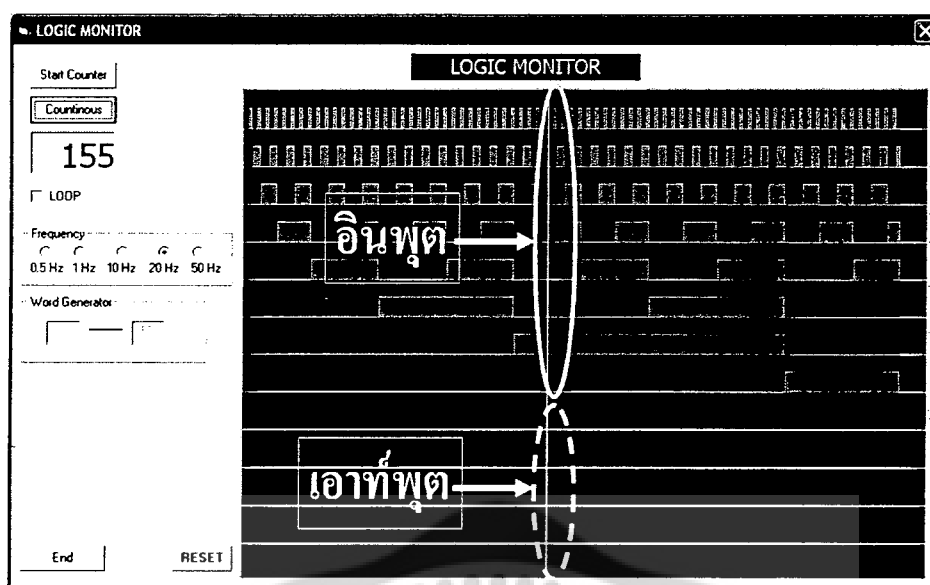


รูปที่ 2.2 ขาของพอร์ตขนานซึ่งถูกใช้งานในชุดทดลอง

จากรูปที่ 2.2 ที่ขาตำแหน่ง D0 ถึง D7 จะใช้สำหรับส่งสัญญาณนับแบบเลขฐานสองไปยังบอร์ดทดลอง ส่วนที่ขาตำแหน่ง S3 ,S6 ,S5 ,S4 และ S3 เป็นส่วนที่ใช้สำหรับการรับข้อมูลจากบอร์ดทดลอง เพื่อนำไปแสดงผลที่หน้าจอในลักษณะของไดอะแกรมเวลา

2.2 โปรแกรมแสดงผลในลักษณะไดอะแกรมของเวลา

การเขียนโปรแกรมสำหรับการแสดงผลการทดลองในรูปแบบของ ไดอะแกรมเวลา ฐานเวลาอ้างอิงเพื่อการวาดรูปฐานเวลาอย่างสอดคล้องกับข้อมูลที่ได้จากการทดลองวงจรเป็นสิ่งที่มีความสำคัญอย่างยิ่ง ข้อมูลที่ถูกส่งออกไปยังแผงชุดทดลองผ่านทางพอร์ตขนานจะต้องมีความสัมพันธ์กับข้อมูลซึ่งได้รับการทดลองวงจร โดยจุดประสงค์ของชุดทดลองนี้จะนำทรัพยากรที่มีอยู่ใช้งานอย่างเต็มประสิทธิภาพ ดังนั้นในส่วนของคุณข้อมูลซึ่งเป็นเอาต์พุตจะอยู่ในรูปของตัวนับขนาน 8 บิต และอินพุตมีขนาด 5 บิต ดังแสดงในหัวข้อที่ 2.1 จึงต้องมีการแปลงข้อมูลให้เป็นเลขฐานสองทั้งหมด 13 บิต สำหรับการแสดงผลที่หน้าจอ ดังรูปที่ 2.3

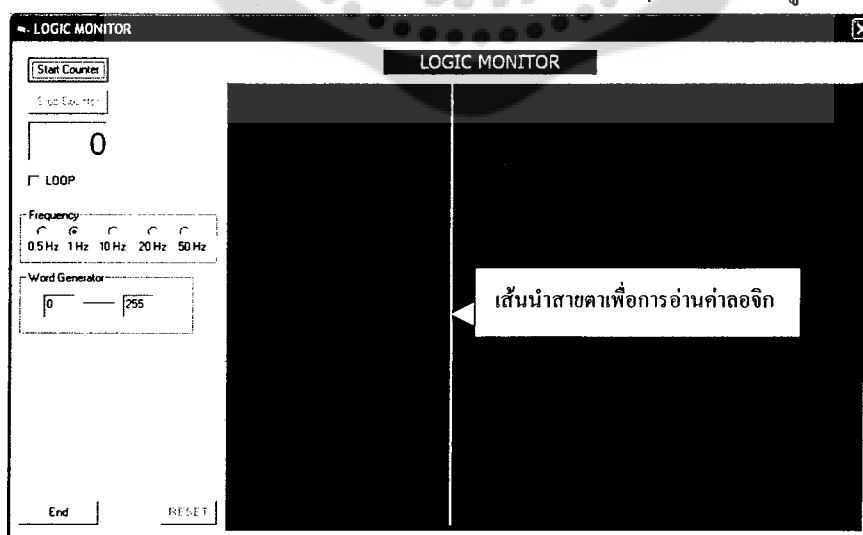


รูปที่ 2.3 หน้าต่างแสดงอินพุตและผลลัพธ์ของเอาต์พุต

ลำดับขั้นการประมวลผลสามารถแสดงได้ดังนี้

- กำหนดช่วงเวลาให้กับฐานนาฬิกา
- สร้างข้อมูลเอาต์พุตตามจำนวนช่วงข้อมูลส่งออกไปยังพอร์ตขนาน
- รับข้อมูลจากการทดลองวงจร
- นำข้อมูลทั้งหมดที่ได้แปลงเป็นเลขฐานสอง
- วาดรูปไคอะแกรมบนหน้าจอ และ กลับไปทำหัวข้อ 3.2.

โปรแกรมแสดงผลผลในการทดลองจะมีส่วนประกอบต่าง ๆ ดังแสดงในรูปที่ 2.4



รูปที่ 2.4 ส่วนประกอบของหน้าจอซึ่งใช้สำหรับการติดต่อกับผู้ใช้

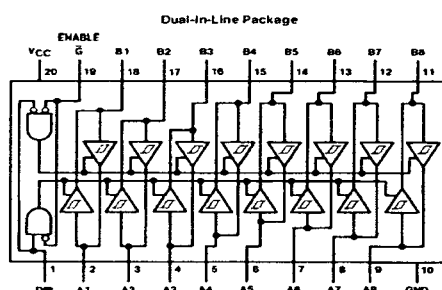
ส่วนประกอบของโปรแกรมแสดงผล

- ปุ่ม Start Counter เป็นปุ่มสำหรับการเริ่มต้นการสร้างข้อมูลเอาต์พุตส่งออกไปยังพอร์ตขนาน จำนวนของข้อมูลจะขึ้นอยู่กับ ช่วงข้อมูลใน Word Generator
- ปุ่ม Stop Counter เป็นปุ่มสำหรับการหยุดการทำงานของตัวนับเพื่อให้ผู้ทดลองสามารถตรวจสอบผลลัพธ์ในการทดลอง โดยปุ่มนี้จะมีลักษณะเหมือนปุ่ม Pause สำหรับการหยุดชั่วคราว ซึ่งสามารถให้ตัวนับ ทำการนับอีกครั้งต่อจากเดิมได้อย่างต่อเนื่อง
- ปุ่ม Reset ใช้สำหรับยกเลิกผลลัพธ์หรือรูปแบบคำสั่งต่าง ๆ ทั้งหมด
- ช่องกำหนดความถี่ Frequency ผู้ใช้สามารถเลือกความเร็วในการสร้างข้อมูลส่งออกไปยังเอาต์พุตตามความต้องการ โดยจะต้องอยู่ในช่วงที่กำหนดให้คือ 0.5 Hz, 1 Hz, 10 Hz, 20 Hz และ 50 Hz
- ช่อง Word Generator เป็นช่องสำหรับใส่ช่วงการนับของข้อมูลตามความต้องการโดยจะมีช่วงข้อมูลต่ำสุดเริ่มต้นที่ 0 และ สูงสุดที่ 255 (8 บิต)
- ปุ่ม End เป็นปุ่มสำหรับจบโปรแกรม
- เส้นนำสายตาเพื่อการอ่านระดับลอจิก

รายละเอียดการใช้งาน โปรแกรมสามารถศึกษาได้จากใบการทดลอง

2.3 การป้องกันความเสียหายจากการทดลอง

การทดลองของนิสิตนักศึกษาอาจเกิดความผิดพลาดได้จากหลายกรณีซึ่งเป็นผลให้เกิดความชำรุดของแผงทดลองหรือแม้กระทั่งคอมพิวเตอร์ซึ่งมีราคาแพง ดังนั้นการป้องกันความเสียหายจากการทดลองจึงเป็นส่วนประกอบที่มีความสำคัญมาก วิธีการป้องกันสามารถกระทำได้โดยใช้ ไอซีซึ่งทำหน้าที่เป็น บัฟเฟอร์ (Buffer) สำหรับป้องกันการรบกวนจรตลอดจนถึงความผิดพลาดซึ่งมีลักษณะคล้ายกัน โดยลักษณะของวงจรได้ดังนี้



รูปที่ 2.5 หน้าต่างแสดงอินพุตและผลลัพธ์ของเอาต์พุต

จากรูปที่ 2.5 IC 74245 เป็นอุปกรณ์ซึ่งทำหน้าที่ในการขยายสัญญาณในระดับ TTL เพื่อให้สัญญาณของอินพุตและเอาต์พุตที่มีกระแสต่ำจะถูกปรับให้มีกระแสสูงขึ้นเพียงพอต่อการเชื่อมต่อไปยังวงจรภาคต่อไป นอกจากนี้ IC 74245 ยังสามารถใช้งานในลักษณะตัวกันชน (Buffer) เพื่อใช้สำหรับการป้องกันวงจรส่วนหน้าไม่ให้เกิดการทำลายหรือเสียหายได้ง่าย ดังนั้นผู้สร้างชุดทดลองนี้ได้คำนึงถึงความคงทนต่อการใช้งานเนื่องมาจากการทดลองของนิสิตและนักศึกษา

2.4 งานวิจัยที่เกี่ยวข้อง

งานวิจัยที่เกี่ยวข้องสำหรับชุดการทดลองนี้คือ "ชุดทดลองการออกแบบวงจรดิจิทัลโดยใช้คอมพิวเตอร์ส่วนบุคคล" ได้ถูกนำเสนอในการประชุมวิชาการ การประชุมทางวิชาการวิศวกรรมไฟฟ้า ครั้งที่ 3 ณ โรงแรมแอมบาสซาเดอร์ซิตี้ จอมเทียน จ.ชลบุรี วันที่ 5-6 พ.ค. 2548 โดยโปรแกรมที่ได้นำเสนอในการประชุมวิชาการได้ถูกปรับปรุงให้มีเสถียรภาพมากขึ้น ตลอดจนถึงการเสริมในส่วนของการใช้งานให้สามารถอ่านผลลัพธ์ที่ได้จากการทดลองง่ายขึ้นจากเดิมนั้นคือ ในส่วนของเส้นนำสายตาและปุ่ม Reset สำหรับการเริ่มต้นโปรแกรมใหม่ ในส่วนของฮาร์ดแวร์นั้นผู้สร้างบอร์ดทดลองนี้ได้ปรับปรุงเปลี่ยนแปลงหลายส่วนโดยยึดลักษณะมาตรฐานที่ปรากฏในชุดทดลองที่มีใช้ในภาควิชาวิศวกรรมไฟฟ้า ดังนั้นงานวิจัยนี้จึงเป็นส่วนปรับปรุงของชุดทดลองที่ได้นำเสนอในงานประชุมวิชาการดังกล่าว

บทที่ 3 วิธีการดำเนินการวิจัย

3.1 วิธีการดำเนินการวิจัย

- พัฒนาโปรแกรม
- สร้างบอร์ดทดลองต้นแบบ
- เขียนใบการทดลอง
- ตรวจสอบแก้ไข
- สร้างบอร์ดทดลองจำนวน 29 ชุด
- ทดสอบและประเมินผลด้วยแบบสอบถาม

3.2 ระยะเวลาทำการวิจัยและแผนดำเนินงาน

- ระยะเวลาในการดำเนินงานประมาณ 12 เดือน
- แผนการดำเนินงาน

กิจกรรม	ด.ค.	พ.ย.	ธ.ค.	ม.ค.	ก.พ.	มี.ค.	เม.ย.	พ.ค.	มิ.ย.	ก.ค.	ส.ค.	ก.ย.
1. พัฒนาโปรแกรม												
2. สร้างบอร์ดทดลองต้นแบบ												
3. เขียนใบการทดลอง												
4. ตรวจสอบแก้ไข												
5. สร้างบอร์ดทดลอง 29 ชุด												
6. ทดลอง และประเมินผล												

3.3 ผลสำเร็จของการวิจัยที่คาดว่าจะได้รับ

นักศึกษาจะได้รับแรงจูงใจจากชุดทดลอง ทำให้การทดลองมีประสิทธิภาพและประสิทธิผลตามวัตถุประสงค์ในแผนการสอน

3.4 ปัจจัยที่เอื้อต่อการวิจัย ที่มีอยู่แล้ว

- ผู้วิจัยมีความรู้ในการเขียนโปรแกรม
- คอมพิวเตอร์ในห้องปฏิบัติการคอมพิวเตอร์
- เครื่องมือในห้องปฏิบัติการของภาควิชาวิศวกรรมไฟฟ้า

บทที่ 4 ผลการวิเคราะห์ข้อมูล

การประเมินผลเพื่อการวิเคราะห์ข้อมูล โดยใช้แบบสอบถามดังนี้

4.1 แบบสอบถามสำหรับการประเมินผล

งานวิจัยเรื่อง พัฒนาโปรแกรมสำหรับชุดทดลองวงจรดิจิทัลโดยใช้คอมพิวเตอร์ส่วนบุคคล

โปรแกรมจำลองการทำงาน (งานวิจัยนี้)

ชุดทดลองวงจรดิจิทัล (ชุดทดลองมาตรฐาน)

1. ผู้เรียนได้ทำการต่อวงจรจริงหรือไม่?

☐ ใช่

☐ ไม่ใช่

จำนวนผู้ตอบใช่ 93 ไม่ใช่ 4

2. ผู้เรียนได้รับผลการทดลองในรูปแบบของไดอะแกรมเวลาหรือไม่?

☐ ใช่

☐ ไม่ใช่

จำนวนผู้ตอบใช่ 87 ไม่ใช่ 10

3. ผู้เรียนได้รับองค์ความรู้ทั้งในรูปแบบของทฤษฎีและปฏิบัติหรือไม่?

☐ ใช่

☐ ไม่ใช่

จำนวนผู้ตอบใช่ 89 ไม่ใช่ 8

4. ผู้เรียนได้ใช้คอมพิวเตอร์สำหรับการทดลองหรือไม่?

☐ ใช่

☐ ไม่ใช่

จำนวนผู้ตอบใช่ 88 ไม่ใช่ 9

5. ผู้เรียนได้รับความสะดวกในการทดลองหรือไม่?

☐ ใช่

☐ ไม่ใช่

จำนวนผู้ตอบใช่ 82 ไม่ใช่ 15

1. ผู้เรียนได้ทำการต่อวงจรจริงหรือไม่?

☐ ใช่

☐ ไม่ใช่

จำนวนผู้ตอบใช่ 95 ไม่ใช่ 2

2. ผู้เรียนได้รับผลการทดลองในรูปแบบของไดอะแกรมเวลาหรือไม่?

☐ ใช่

☐ ไม่ใช่

จำนวนผู้ตอบใช่ 93 ไม่ใช่ 8

3. ผู้เรียนได้รับองค์ความรู้ทั้งในรูปแบบของทฤษฎีและปฏิบัติหรือไม่?

☐ ใช่

☐ ไม่ใช่

จำนวนผู้ตอบใช่ 91 ไม่ใช่ 6

4. ผู้เรียนได้ใช้คอมพิวเตอร์สำหรับการทดลองหรือไม่?

☐ ใช่

☐ ไม่ใช่

จำนวนผู้ตอบใช่ 90 ไม่ใช่ 7

5. ผู้เรียนได้รับความสะดวกในการทดลองหรือไม่?

☐ ใช่

☐ ไม่ใช่

จำนวนผู้ตอบใช่ 59 ไม่ใช่ 8 ไม่ตอบ 30

โดยสอบถามจากนิสิตผู้ใช้บอร์ดที่สร้างขึ้นใหม่

ในงานวิจัยนี้จำนวน 97 คน

4.2 จุดประสงค์ของแบบสอบ

- เพื่อเปรียบเทียบระหว่างบอร์ดทดลองแบบเดิมซึ่งใช้ในปัจจุบันในภาควิชาวิศวกรรมไฟฟ้ากับบอร์ดทดลองของงานวิจัยนี้
- เพื่อสอบถามสิ่งที่ได้รับทางด้านองค์ความรู้ในแนวทางปฏิบัติจริง
- เพื่อสอบถามการได้รับองค์ความรู้เกี่ยวกับไคอะแกรมเวลา

4.3 วิเคราะห์ข้อมูล

แบบสอบถามข้อ 1 เชิงปฏิบัติการ มีความแตกต่าง 7%

แบบสอบถามข้อ 2 ในรูปแบบของไคอะแกรมเวลามีความแตกต่าง 8%

แบบสอบถามข้อ 3 องค์ความรู้ทฤษฎีและปฏิบัติ มีความแตกต่าง 3%

แบบสอบถามข้อ 4 การใช้คอมพิวเตอร์ มีความแตกต่าง 2%

แบบสอบถามข้อ 5 ความสะดวกในการศึกษา มีความแตกต่าง 20%

บทที่ 5 สรุปอภิปรายผลและข้อเสนอแนะ

ข้อมูลซึ่งได้จากแบบสอบถามในบทที่ 4 ให้ข้อมูลซึ่งชี้แนะโน้มการเปรียบเทียบความแตกต่างระหว่างชุดทดลองในงานวิจัยนี้กับชุดทดลองมาตรฐานซึ่งได้จัดซื้อจากผู้ผลิตในราคาสูงกว่าชุดทดลองที่สร้างขึ้นนี้ สาม ถึง สี่เท่าตัว โดยสรุปความแตกต่างในหัวข้อที่ 5.1

5.1 สรุปผลการวิเคราะห์ข้อมูลเชิงความแตกต่าง

สรุปความแตกต่างระหว่างบอร์ดซึ่งใช้ในปัจจุบันกับบอร์ดที่สร้างขึ้นใหม่ในงานวิจัยนี้คือ 8%

5.2 อภิปรายผล

ชุดทดลองนี้ได้ผ่านการใช้งานในปีการศึกษา 1/2549 ในวิชา EE280 INTRODUCTIONS TO DIGITAL LOGIC AND CIRCUIT โดยข้อมูลทั้งหมดที่ได้จากแบบสอบถามได้จากนิสิตที่ได้ลงทะเบียนเรียนวิชาดังกล่าว ดังนั้น ผลการเปรียบเทียบน่าจะมีคลาดเคลื่อนน้อยโดยพิจารณาจากกลุ่มผู้ให้ข้อมูล

5.3 ข้อเสนอแนะ

ในการจัดทำเอกสารประกอบงานวิจัยนี้ได้ใช้เวลาที่ว่างจากการสอนหนังสือในเทอมที่ 2/2549 เรียบเรียงข้อมูลที่ใช้สำหรับการสร้างเอกสารนี้ โดยคณะผู้จัดสร้างชุดทดลองนี้ได้ทำการรวบรวมข้อมูลและปรับปรุงใบงานที่ใช้ประกอบกับชุดทดลอง ตลอดจนถึงการตรวจสอบแก้ไขให้ดีที่สุดเท่าที่เวลาจะเอื้ออำนวยในการสร้างงานก่อนสรุปเป็นเอกสารนี้ ชุดทดลองจะถูกใช้งานอย่างคุ้มค่าที่สุดและการปรับปรุงทั้งในส่วนของ โปรแกรม ใบงาน และ ฮาร์ดแวร์ จะถูกทำต่อไปจนกระทั่งเหมาะสมต่อการเรียนการสอนในวิชาดังกล่าว ถึงแม้ว่าอาจจะมีข้อบกพร่องปรากฏอยู่ในบางส่วนที่ยังไม่พบในขณะนี้ โดยคณะผู้สร้างชุดทดลองนี้จะปรับปรุงแก้ไขให้เหมาะสมและถูกต้องที่สุดในลำดับต่อไป

บรรณานุกรม

[1] อรรถพล บุญยะโกศา และ ชัยวัฒน์ ลิ้มพรจิตรวิไล. เรียนรู้และปฏิบัติการเชื่อมต่อคอมพิวเตอร์กับอุปกรณ์ภายนอกผ่านพอร์ตขนาน. (c) Innovative Experimental Co.,Ltd.

[2] ซีเอ็ด. คู่มือ TTL.

[3] Diane Zak. Programming with Visual Basic 6.0. 1999

[4] นายชัยณรงค์ กล้ายมณี และ นายชัยพร คำแก้ว, "ชุดทดลองการออกแบบวงจรดิจิทัลโดยใช้คอมพิวเตอร์ส่วนบุคคล," การประชุมวิชาการวิศวกรรมศาสตร์ ครั้งที่ 3, จอมเทียน, ชลบุรี, 5-6 พฤษภาคม พ.ศ. 2548.



ภาคผนวก

ภาคผนวก ก.

- ภาพบอร์ดค้นแบบ
- ภาพบอร์ดซึ่งใช้สำหรับผลิตเป็นจำนวน 29 บอร์ด

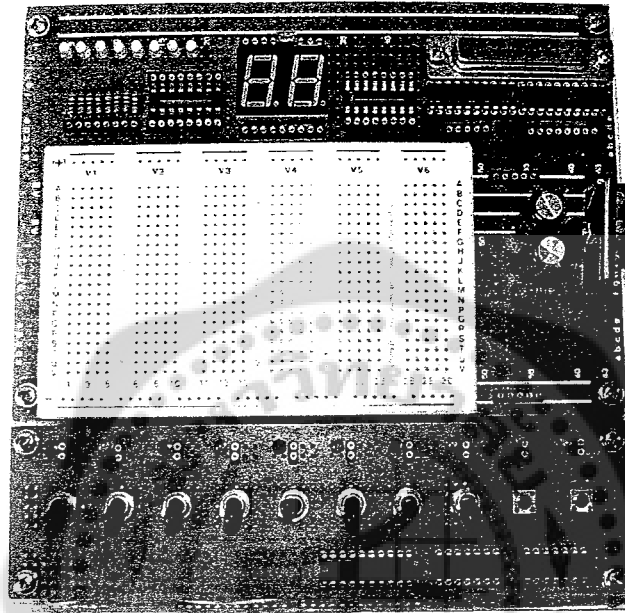
ภาคผนวก ข.

- ใบงานที่ 1 ถึง 9

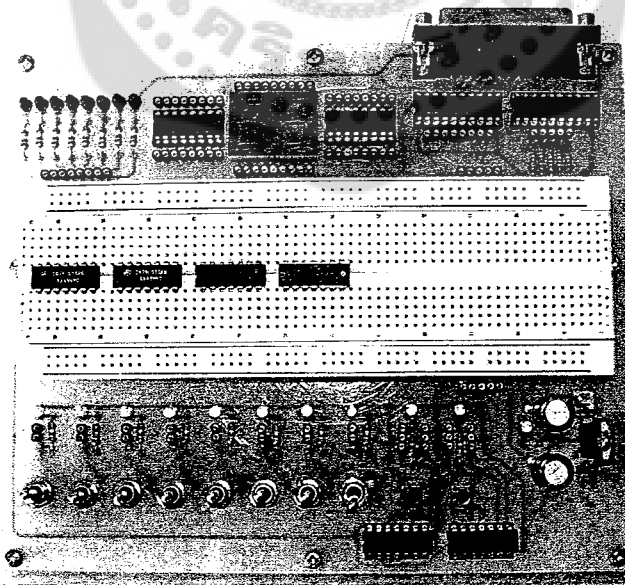


ภาคผนวก ก.

ต้นแบบ



บอร์ดทดลองจำนวน 29 ชุด



ภาคผนวก ข.

ใบงานที่ 1 วงจรเกตพื้นฐาน

ใบงานที่ 2 การลดรูปโดยใช้พีชคณิตบูลีน

ใบงานที่ 3 การลดรูปโดยใช้คานอแมป

ใบงานที่ 4 วงจรคำนวณทางคณิตศาสตร์

ใบงานที่ 5 วงจรฟลิปฟล็อป

ใบงานที่ 6 วงจรนับ

ใบงานที่ 7 วงจรเลื่อนข้อมูล

ใบงานที่ 8 วงจรเข้ารหัสและวงจรถอดรหัส

ใบงานที่ 9 วงจรมัลติเพล็กซ์และวงจรมัลติเพล็กซ์

โดยมีรายละเอียดใบงานต่าง ๆ ดังนี้



ใบงานที่ 1

วงจรเกตพื้นฐาน

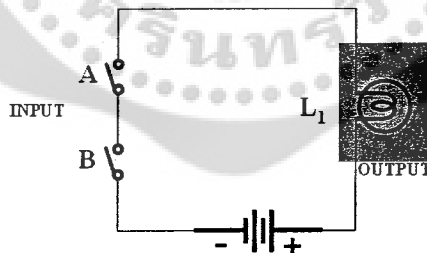
1. วัตถุประสงค์

- 1.1 เพื่อให้เข้าใจสัญลักษณ์และตารางแสดงการทำงานของวงจรทางตรรกะระดับพื้นฐาน
- 1.2 เพื่อศึกษาการทำงานของวงจรตรรกะระดับพื้นฐาน
- 1.3 เพื่อให้เข้าใจการต่อวงจรเกตทางตรรกะระดับพื้นฐาน
- 1.4 เพื่อให้เข้าใจการประยุกต์ใช้งานวงจรเกตทางตรรกะระดับพื้นฐาน

2. ทฤษฎี

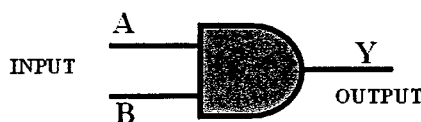
ในการคำนวณทางดิจิทัลสามารถนำอุปกรณ์อิเล็กทรอนิกส์มาสร้างเป็นดิจิทัลให้ทำงานอยู่ในระดับลอจิก (Logical) ได้ โดยวงจรดิจิทัลในระดับพื้นฐานสามารถสร้างขึ้นได้จากวงจรลอจิกเกต ซึ่งวงจรลอจิกมีพื้นฐานมาจากลักษณะการทำงานของสวิตช์ จากลักษณะการทำงานของสวิตช์เราจะแทนด้วยอุปกรณ์ทางอิเล็กทรอนิกส์ซึ่งมีการทำงานในลักษณะเดียวกับสวิตช์ด้วยทรานซิสเตอร์ ไดโอด หรือวงจรรวม (Integrated Circuit: IC) เป็นต้น โดยลอจิกเกตพื้นฐานมีดังต่อไปนี้

- 2.1 แอนด์เกต (AND Gate) มีลักษณะการทำงานโดยพื้นฐานของการทำงานด้วยสวิตช์ตามรูปที่ 2.1



รูปที่ 2.1 วงจรแสดงการทำงานของแอนด์เกตด้วยการทำงานของสวิตช์

จากลักษณะของวงจรในรูปที่ 2.1 จะเห็นว่าถ้าสวิตช์ A และ B ถูกปิดลง (Close) จะทำให้หลอด L_1 ติดสว่าง และสามารถแทนสัญลักษณ์ของแอนด์เกตได้ดังรูปที่ 2.2 โดยมีสมการบูลีน (Boolean) เป็น $A \cdot B = Y$



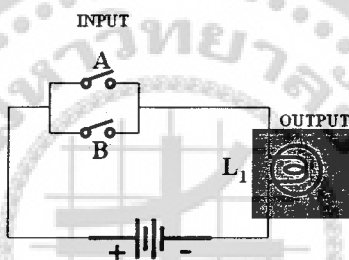
รูปที่ 2.2 แสดงสัญลักษณ์ของแอนด์เกต (AND Gate)

การทำงานของแอนด์เกตแสดงได้ตามตารางที่ 2.1 เมื่อแทนการป้อนอินพุต ลอจิก “1” หรือสถานะ “HIGH” ด้วยระดับแรงดัน +5 V และแทนการป้อนอินพุต ลอจิก “0” หรือสถานะ “LOW” ด้วยระดับแรงดัน 0 V ซึ่งเมื่อทำการป้อนอินพุตแล้วจะทำให้ปรากฏผลลัพธ์ในช่อง OUTPUT Y

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

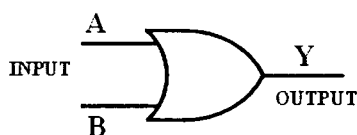
ตารางที่ 2.1 ตารางแสดงการทำงานของแอนด์เกต (AND Gate)

2.2 ออร์เกต(OR Gate) มีลักษณะการทำงานโดยพื้นฐานของการทำงานด้วยสวิตช์ตามรูปที่ 2.3



รูปที่ 2.3 วงจรแสดงการทำงานของออร์เกตด้วยการทำงานของสวิตช์

จากลักษณะการทำงานของวงจรในรูปที่ 2.3 จะเห็นว่าเมื่อปิดสวิตช์ A หรือ B จะทำให้หลอด L_1 ติดสว่าง และสามารถเขียนสัญลักษณ์ของออร์เกตได้ดังรูปที่ 2.4 โดยมีสมการบูลีนเป็น $A + B = Y$



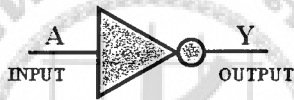
รูปที่ 2.4 แสดงสัญลักษณ์ของออร์เกต (OR Gate)

การทำงานของออร์เกตแสดงได้ตามตารางที่ 2.2 เมื่อแทนการป้อนอินพุต ลอจิก “1” หรือสถานะ “HIGH” ด้วยระดับแรงดัน +5 V และแทนการป้อนอินพุต ลอจิก “0” หรือสถานะ “LOW” ด้วยระดับแรงดัน 0 V ซึ่งเมื่อทำการป้อนอินพุตแล้วจะทำให้ปรากฏผลลัพธ์ในช่อง OUTPUT Y

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

ตารางที่ 2.2 ตารางแสดงการทำงานของออร์เกต (OR Gate)

2.3 นี๊ตเกต(NOT Gate) หรือ Inverter จากที่ผ่านมาในสองเกตแรกนั้นจะเห็นว่ามือินพุตสองขาและมีเอาท์พุตหนึ่งขา แต่ในส่วนของนี๊ตเกตจะมีหนึ่งอินพุตและมีหนึ่งเอาท์พุต ดังแสดงในรูปที่ 2.5 ซึ่งเป็นสัญลักษณ์ของนี๊ตเกต การทำงานของนี๊ตเกตบางครั้งถูกเรียกว่าวงจรมีอินเวอร์เตอร์ เนื่องจากการทำงานของนี๊ตเกตจะให้ผลลัพธ์ทางเอาท์พุตเป็นตรงกันข้ามกับอินพุต การเขียนสมการบูลีนจะใช้สัญลักษณ์ขีด(—)อยู่เหนือตัวอักขระ เช่น “ A ” อ่านว่า “นี๊ตเอ” ดังนั้นสามารถเขียนสมการได้เป็น $Y = \overline{A}$



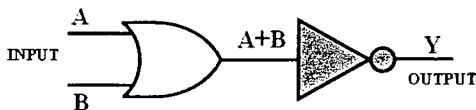
รูปที่ 2.5 แสดงสัญลักษณ์ของนี๊ตเกต (NOT Gate)

การทำงานของนี๊ตเกตแสดงได้ตามตารางที่ 2.3 เมื่อแทนการป้อนอินพุต ลอจิก “1” หรือสถานะ “HIGH” ด้วยระดับแรงดัน +5 V และแทนการป้อนอินพุต ลอจิก “0” หรือสถานะ “LOW” ด้วยระดับแรงดัน 0 V ซึ่งเมื่อทำการป้อนอินพุตแล้วจะทำให้ปรากฏผลลัพธ์ในช่อง OUTPUT Y

INPUT	OUTPUT
A	Y
0	1
1	0

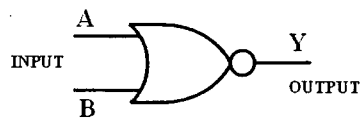
ตารางที่ 2.3 ตารางแสดงการทำงานของนี๊ตเกต (NOT Gate)

2.4 นอร์เกต(NOR Gate) เป็นเกตที่มาจากเกตพื้นฐาน 3 แบบแรก ซึ่งโดยทั่วไปนอร์เกตสามารถสร้างจากการนำออร์เกตมาต่อกับนี๊ตเกตดังแสดงในรูปที่ 2.6



รูปที่ 2.6 แสดงการสร้างนอร์เกตจากเกตพื้นฐาน

และสามารถแสดงสัญลักษณ์ของนอร์เกตได้ดังรูปที่ 2.7 ซึ่งเมื่อเขียนเป็นสมการบูลีนสามารถเขียนได้เป็น $\overline{A + B} = Y$



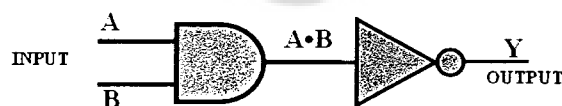
รูปที่ 2.7 แสดงสัญลักษณ์ของนอร์เกต (NOR Gate)

การทำงานของนอร์เกตแสดงได้ตามตารางที่ 2.4 เมื่อแทนการป้อนอินพุต ลอจิก “1” หรือสถานะ “HIGH” ด้วยระดับแรงดัน +5 V และแทนการป้อนอินพุต ลอจิก “0” หรือสถานะ “LOW” ด้วยระดับแรงดัน 0 V ซึ่งเมื่อทำการป้อนอินพุตแล้วจะทำให้ปรากฏผลลัพธ์ในช่อง OUTPUT Y จะสังเกตได้ว่าผลลัพธ์จะเป็นตรงกันข้ามกับผลลัพธ์ของออร์เกต

INPUT		OUTPUT
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

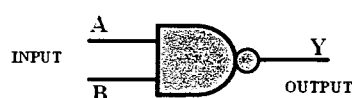
ตารางที่ 2.4 ตารางแสดงการทำงานของนอร์เกต (NOR Gate)

2.5 แนนด์เกต(NAND Gate) เป็นเกตที่มาจากเกตพื้นฐานของ แอนด์เกตและน็อตเกตซึ่งสามารถแสดงการต่อวงจรโดยใช้เกตพื้นฐานได้ดังรูปที่ 2.8



รูปที่ 2.8 แสดงการต่อแนนด์เกตด้วยเกตพื้นฐาน

โดยมีสมการบูลีนเป็น $\overline{A \cdot B} = Y$ และสามารถเขียนสัญลักษณ์ได้ดังรูปที่ 2.9



รูปที่ 2.9 แสดงสัญลักษณ์ของแนนด์เกต

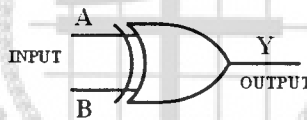
หอสมุด มศว องค์กรักษ์

การทำงานของแนนด์เกตแสดงได้ตามตารางที่ 2.5 เมื่อแทนการป้อนอินพุต ลอจิก “1” หรือสภาวะ “HIGH” ด้วยระดับแรงดัน +5 V และแทนการป้อนอินพุต ลอจิก “0” หรือสภาวะ “LOW” ด้วยระดับแรงดัน 0 V ซึ่งเมื่อทำการป้อนอินพุตแล้วจะทำให้ปรากฏผลลัพธ์ในช่อง OUTPUT Y จะสังเกตได้ว่าผลลัพธ์ที่ได้จะเป็นตรงข้ามกับผลลัพธ์ของแนนด์เกต

INPUT		OUTPUT
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

ตารางที่ 2.5 ตารางแสดงการทำงานของแนนด์เกต (NAND Gate)

- 2.6 เอ็กซ์คลูซีฟ-ออร์เกต(Exclusive-OR Gate) เป็นเกตที่มีการอ้างอิงจากเกตพื้นฐาน แต่ก็สามารถสร้างขึ้นได้จากเกตพื้นฐานเช่นกัน สัญลักษณ์ของเอ็กซ์คลูซีฟ-ออร์เกตแสดงได้ดังรูปที่ 2.10 และสามารถเขียนสมการบูลีนได้เป็น $A \oplus B = Y$

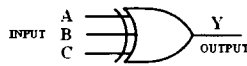


รูปที่ 2.10 แสดงสัญลักษณ์ของเอ็กซ์คลูซีฟ-ออร์เกต(Exclusive OR Gate)

การทำงานของเอ็กซ์คลูซีฟ-ออร์เกตแสดงได้ตามตารางที่ 2.6 เมื่อแทนการป้อนอินพุต ลอจิก “1” หรือสภาวะ “HIGH” ด้วยระดับแรงดัน +5 V และแทนการป้อนอินพุต ลอจิก “0” หรือสภาวะ “LOW” ด้วยระดับแรงดัน 0 V ซึ่งเมื่อทำการป้อนอินพุตแล้วจะทำให้ปรากฏผลลัพธ์ในช่อง OUTPUT Y สังเกตได้ว่าเมื่ออินพุตถูกป้อนลอจิก “1” เป็นจำนวนคี่ของจำนวนอินพุตที่มี จะทำให้ได้ผลลัพธ์เป็นลอจิก “1” หรือ “HIGH” สังเกตการทำงานในตารางที่ 2.7

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

ตารางที่ 2.6 ตารางแสดงการทำงานของเอ็กซ์คลูซีฟ-ออร์เกต (Exclusive OR Gate)



INPUT			OUTPUT
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

ตารางที่ 2.7 ตารางแสดงการทำงานของเอ็กซ์คลูซีฟ-ออร์เกต (Exclusive OR Gate) 3 อินพุต

2.7 เอ็กซ์คลูซีฟ-นอร์เกต(Exclusive-NOR Gate) เป็นเกตที่มีการอ้างอิงมาจากเกตพื้นฐาน เช่นเดียวกับเอ็กซ์คลูซีฟ-ออร์เกต ซึ่งก็สามารถสร้างโดยใช้เกตพื้นฐานได้เช่นเดียวกัน สัญลักษณ์ของเอ็กซ์คลูซีฟ-นอร์เกตแสดงได้ดังรูปที่ 2.11



รูปที่ 2.11 แสดงสัญลักษณ์ของเอ็กซ์คลูซีฟ-นอร์เกต(Exclusive NOR Gate)

การทำงานของเอ็กซ์คลูซีฟ-นอร์เกตแสดงได้ตามตารางที่ 2.8 เมื่อแทนการป้อนอินพุต ลอจิก “1” หรือสภาวะ “HIGH” ด้วยระดับแรงดัน +5 V และแทนการป้อนอินพุต ลอจิก “0” หรือสภาวะ “LOW” ด้วยระดับแรงดัน 0 V ซึ่งเมื่อทำการป้อนอินพุตแล้วจะทำให้ปรากฏผลลัพธ์ในช่อง OUTPUT Y สังเกตได้ว่าเอาต์พุตจะเป็นตรงกันข้ามกับเอาต์พุตของเอ็กซ์คลูซีฟ-ออร์เกต

INPUT		OUTPUT
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

ตารางที่ 2.8 ตารางแสดงการทำงานของเอ็กซ์คลูซีฟ-นอร์เกต (Exclusive NOR Gate)

3. อุปกรณ์การทดลอง

3.1 แหล่งจ่ายไฟ 5 V

3.2 แผงวงจรทดลอง

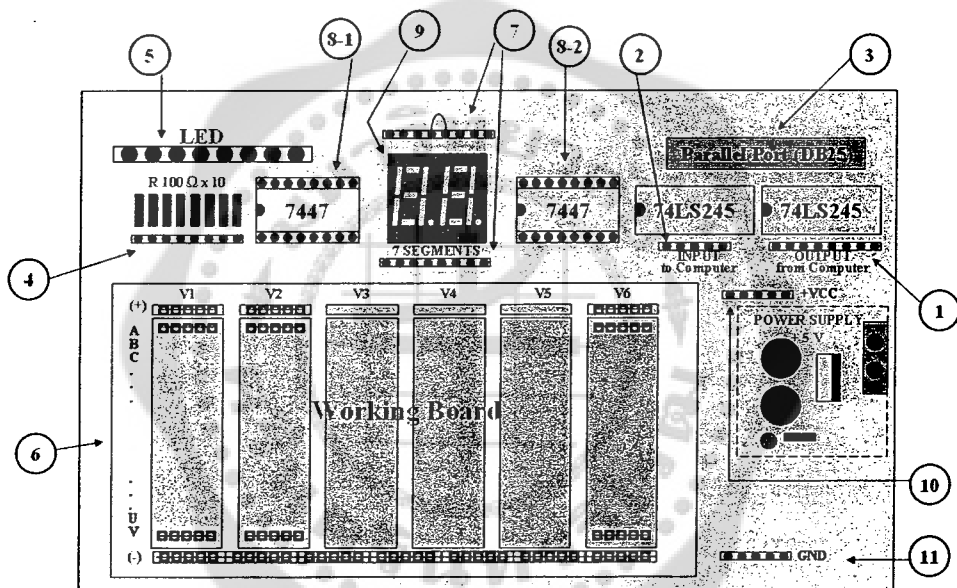
3.3 IC TTL 7400 , 7402 , 7404 , 7408 , 7432 , 7486 , 747266

3.4 โปรแกรม LOGIC MONITOR

4. คำแนะนำการทดลอง

4.1 รายละเอียดแผงวงจรทดลอง

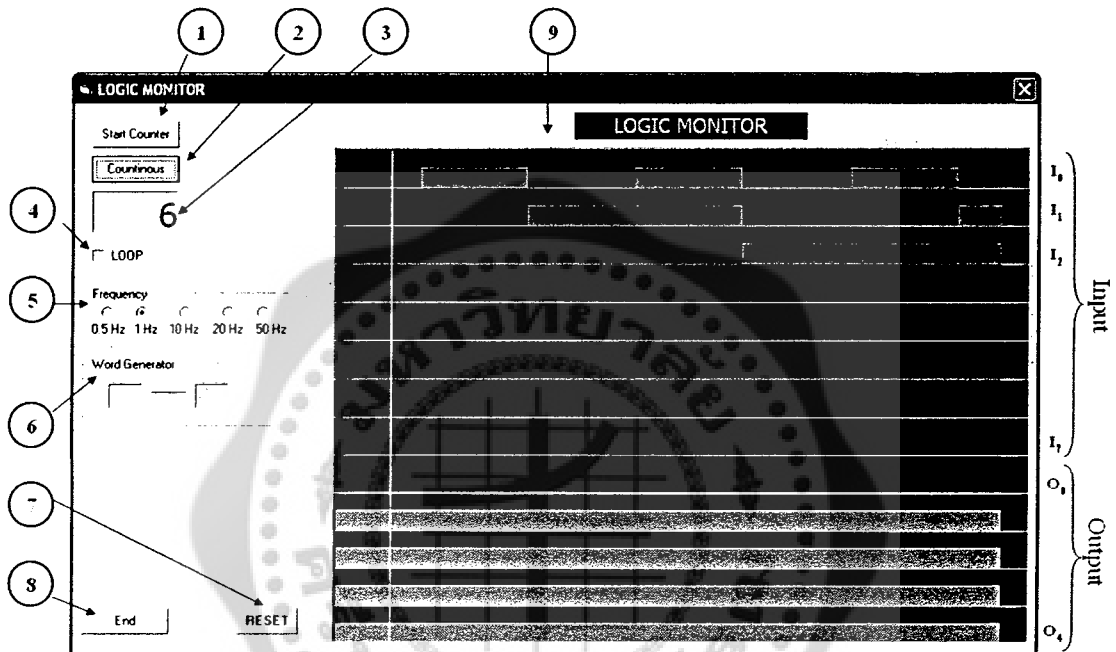
รายละเอียดแผงวงจรทดลองประกอบด้วยตำแหน่งที่ควรทราบก่อนการใช้งานดังนี้



- ① จุดต่อสัญญาณเข้าที่พื้จากคอมพิวเตอร์เรียงจากซ้ายไปขวามีจำนวน 8 เข้าที่พื้เริ่มต้นตั้งแต่ O_0 ถึง O_7 ใช้สำหรับต่อเป็นอินพุตให้กับวงจรทดลอง
- ② จุดต่อสัญญาณอินพุตจากการต่อวงจรเพื่อป้อนเข้าสู่คอมพิวเตอร์ เรียงจากซ้ายไปขวามีจำนวน 5 อินพุต เริ่มตั้งแต่ I_0 ถึง I_4 ใช้สำหรับรับสัญญาณเข้าที่พื้ของวงจรทดลอง
- ③ ช่องต่อสายสัญญาณพอร์ตขนาน
- ④ จุดต่อใช้งานหลอด LED เรียงจากซ้ายไปขวา เริ่มจาก LED_0 ถึง LED_7
- ⑤ หลอดแสดงผล LED
- ⑥ แผงต่อทดลองวงจร
- ⑦ จุดต่อใช้งานชุดแสดงผล 7 ส่วน (Seven Segment)

- ⑧ จุดต่อใช้งาน IC 7447 จะมีจำนวน 2 ชุด คือ 8-1 และ 8-2 เพื่อใช้ขับวงจรชุดแสดงผล 7 ส่วน
- ⑨ ชุดแสดงผล 7 ส่วน จำนวน 2 ชุด
- ⑩ จุดต่อใช้งานแหล่งจ่ายแรงดัน +5V
- ⑪ จุดต่อใช้งานแรงดัน 0 V หรือจุดอ้างอิงแรงดัน GND

4.2 โปรแกรมใช้งานร่วมกับแผงทดลองวงจร

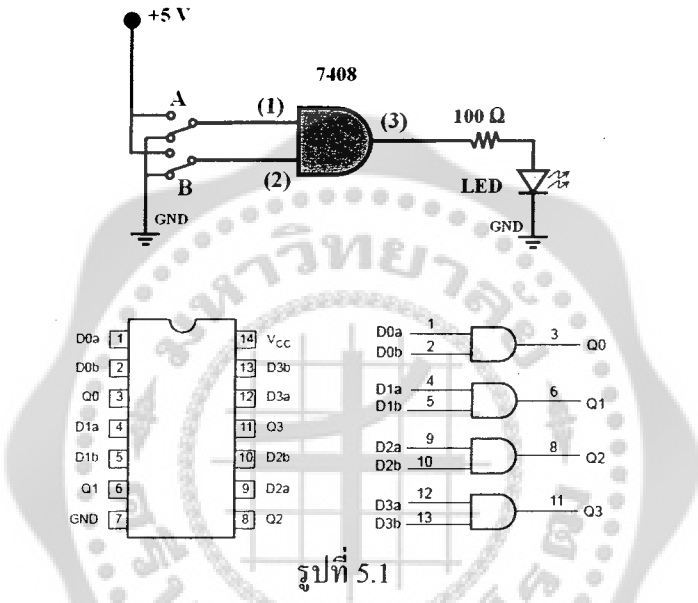


- ① ปุ่มเริ่มการทำงานของโปรแกรมเมื่อต้องการให้มีการเริ่มนับ
- ② ปุ่มหยุดและสั่งงานให้ทำงานต่อเนื่องของการนับ
- ③ ส่วนแสดงค่าการนับ
- ④ กำหนดการนับแบบวนรอบ กรณีที่มีการเช็คเครื่องหมายที่หน้าข้อความนี้ เมื่อนับจนถึงค่าสุดท้ายจะเริ่มทำการนับใหม่ ถ้าไม่มีการเช็คเครื่องหมายเมื่อนับจนถึงค่าสุดท้ายจะหยุดการนับ
- ⑤ เลือกเพื่อกำหนดความถี่ ใช้สำหรับกำหนดความเร็วของการนับ
- ⑥ ใช้กำหนดค่าเริ่มต้นการนับและกำหนดค่าสุดท้ายของการนับ
- ⑦ ปุ่มสำหรับกำหนดการเริ่มต้นทำงานของโปรแกรมใหม่
- ⑧ ปุ่มออกจากการทำงานโปรแกรม Logic Monitor
- ⑨ พื้นที่สำหรับการแสดงผล จะแสดงผลเป็น Timing Diagram โดยนับจากบนลงล่าง จำนวนทั้งหมด 8 เส้น ซึ่งเป็น Timing Input เส้นบนสุดจะแสดง Timing ของ I_0 ซึ่งมีนัยสำคัญของบิตค่าสุด เส้นที่ 8 เป็นแสดง Timing ของ I_7 ซึ่งเป็นบิตที่มี

นับสำคัญสูงสุด ส่วน 5 เส้นล่างเป็น Timing Output โดยจะเป็น Timing ของ O_0 จนถึง O_4 ซึ่งเป็นเส้นสุดท้าย การแสดงนับสำคัญของบิต เป็นเช่นเดียวกับ Timing Input บริเวณเส้นหน้าที่แสดงสภาวะ “HIGH” หรือ ลอจิก “1” เส้นบางแสดงสภาวะ “LOW” หรือ ลอจิก “0” เส้นแนวดิ่งใช้สำหรับชี้ตำแหน่งที่ต้องการอ่านค่า

5. ลำดับขั้นการทดลอง

5.1 เพื่อทดลองการทำงานของแอนด์เกตให้ทำการต่อวงจรตามรูปที่ 5.1 ลงในแผงวงจรทดลอง



5.2 ทำการบันทึกผลการทดลองการคิด-คืบของ LED ลงในตารางบันทึกผลการทดลองที่ 5.1 เมื่อแทนตำแหน่งสวิตช์ A และ B เป็นลอจิก “0” ด้วยการโยกสวิตช์ไปที่ตำแหน่ง GND แทนตำแหน่งสวิตช์ A และ B เป็นลอจิก “1” ด้วยการโยกสวิตช์ไปที่ตำแหน่ง +5V แทนการคืบของ LED ด้วยลอจิก “0” แทนการติดสว่างของ LED ด้วยลอจิก “1”

INPUT		OUTPUT
A	B	Y (LED)
0	0	
0	1	
1	0	
1	1	

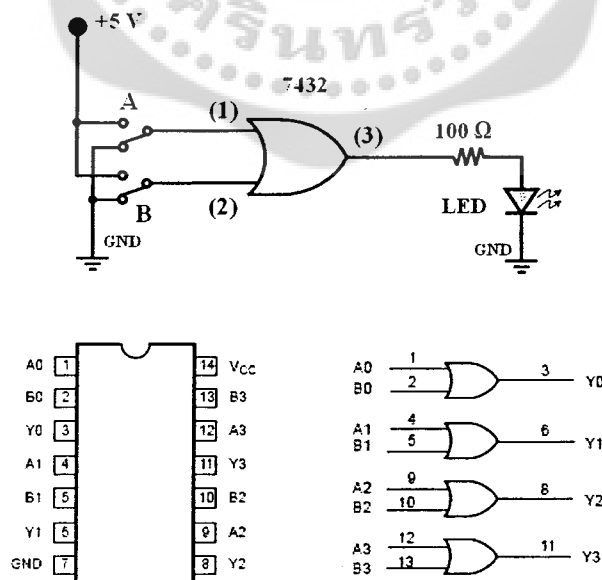
ตารางบันทึกผลการทดลองที่ 5.1

- 5.3 ใช้วงจรตามข้อ 5.1 ต่อขาเข้าที่พุทของแฉงทคลอง(O_0) , (O_1)เข้าที่ขาเกต(1),(2) ตามลำดับ และต่ออินพุทของแฉงวงจรทคลอง(I_0) เข้าที่ขาเกต(3)
- 5.4 เป็ดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด Word Generator เป็น 0 – 3 หลังจากนั้นทำการคลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและทำการบันทึกกรุ๊ปสัญญาณที่ได้จากโปรแกรม LOGIC MONITOR ลงในตารางบันทึกผลการทดลองที่ 5.2

รูปสัญญาณ	Input	I_1				
		I_0				
	Output	O_0				
เวลา			t_0	t_1	t_2	t_3
ระดับลอจิก	Input	I_1				
		I_0				
	Output	O_0				

ตารางบันทึกผลการทดลองที่ 5.2

- 5.5 เพื่อทดลองการทำงานของออร์เกตทำการต่อวงจรตามรูปที่ 5.2



รูปที่ 5.2

5.6 ทำการทดลองเช่นเดียวกับข้อ 5.2 และทำการบันทึกผลการทดลองการติด-ดับของ LED ลงในตารางบันทึกผลการทดลองที่ 5.3

INPUT		OUTPUT
A	B	Y (LED)
0	0	
0	1	
1	0	
1	1	

ตารางบันทึกผลการทดลองที่ 5.3

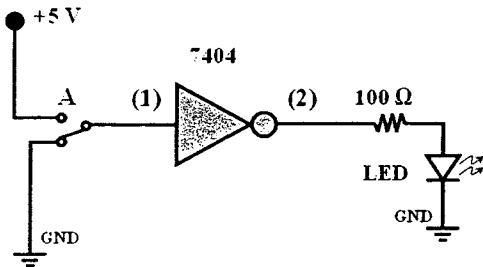
5.7 ใช้วงจรตามข้อ 5.5 ต่อขาเข้าที่พุทของแผงทดลอง(O_0) , (O_1)เข้าที่ขาเกต(1),(2) ตามลำดับ และต่ออินพุทของแผงวงจรทดลอง(I_0) เข้าที่ขาเกต(3)

5.8 ทำการทดลองเช่นเดียวกับข้อ 5.4 และบันทึกผลการทดลองลงในตารางบันทึกผลการทดลองที่ 5.4

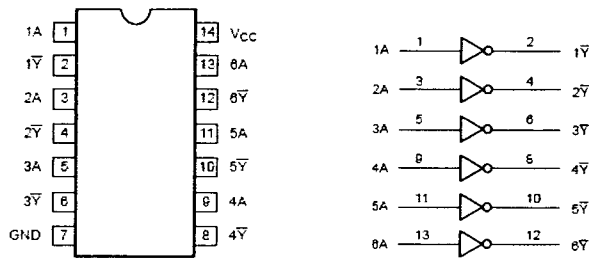
រូបភាព	Input	I_1				
		I_0				
	Output	O_0				
ពេល			t_0	t_1	t_2	t_3
តារាង	Input	I_1				
		I_0				
	Output	O_0				

ตารางบันทึกผลการทดลองที่ 5.4

5.9 เพื่อทดลองการทำงานของน็อคเกตต่อวงจรตามรูปที่ 5.3



รูปที่ 5.3



รูปที่ 5.3 (ต่อ)

5.10 ทำการบันทึกผลการทดลองลงในตารางบันทึกผลการทดลองที่ 5.5

INPUT	OUTPUT (LED)
A	Y
0	
1	

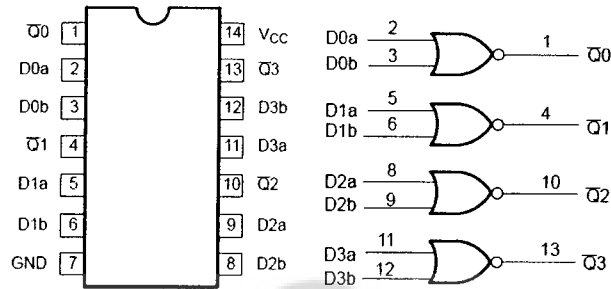
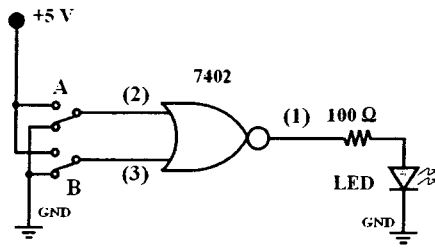
ตารางบันทึกผลการทดลองที่ 5.5

5.11 ใช้วงจรตามข้อ 5.9 ต่อขาเข้าที่พุทของแผงทดลอง(O_0) เข้าที่ขาเกต(1) และต่ออินพุทของแผงวงจรทดลอง(I_0) เข้าที่ขาเกต(2) เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด Word Generator เป็น 0 – 1 คลิกเครื่องหมายหน้า Loop หลังจากนั้นทำการคลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและทำการบันทึกกลุ่มสัญญาณที่ได้จากโปรแกรม LOGIC MONITOR ลงในตารางบันทึกผลการทดลองที่ 5.6

รูปสัญญาณ	Input	I_0				
	Output	O_0				
เวลา			t_0	t_1	t_2	t_3
ระดับสัญญาณ	Input	I_0				
	Output	O_0				

ตารางบันทึกผลการทดลองที่ 5.6

5.12 เพื่อทดลองการทำงานของนอร์เกตต่อวงจรตามรูปที่ 5.4



รูปที่ 5.4

5.13 ทำการบันทึกผลการทดลองการติด-ดับของ LED ลงในตารางบันทึกผลการทดลองที่ 5.7 เมื่อแทนตำแหน่งสวิตช์ A และ B เป็นลอจิก “0” ด้วยการโยกสวิตช์ไปที่ตำแหน่ง GND แทนตำแหน่งสวิตช์ A และ B เป็นลอจิก “1” ด้วยการโยกสวิตช์ไปที่ตำแหน่ง +5V แทนการดับของ LED ด้วยลอจิก “0” แทนการติดสว่างของ LED ด้วยลอจิก “1”

INPUT		OUTPUT
A	B	Y (LED)
0	0	
0	1	
1	0	
1	1	

ตารางบันทึกผลการทดลองที่ 5.7

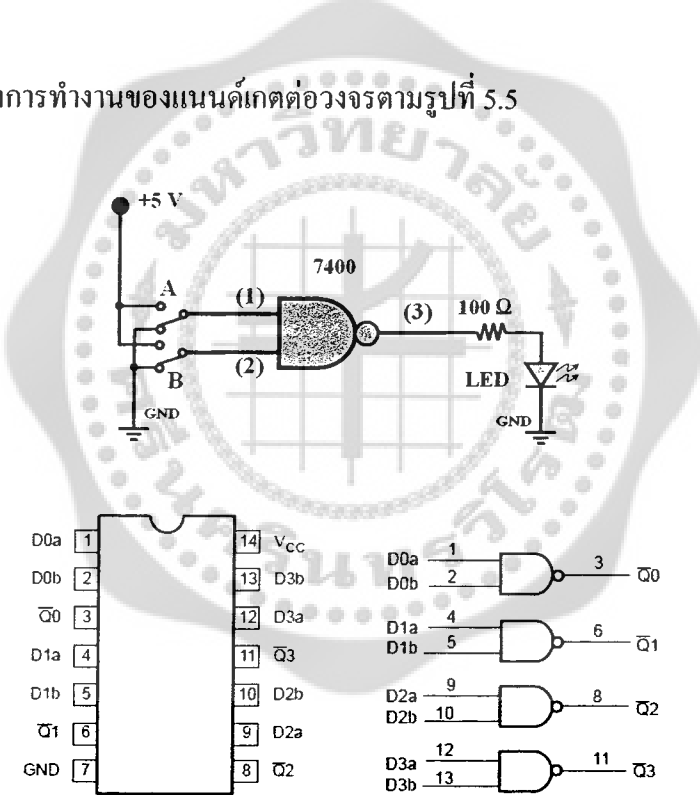
5.14 ใช้วงจรตามข้อ 5.12 คอเข้าที่พุทของแผงทดลอง(O_0) , (O_1)เข้าที่ขาเกต(2),(3) ตามลำดับ และต่ออินพุทของแผงวงจรทดลอง(I_0) เข้าที่ขาเกต(1)

5.15 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด Word Generator เป็น 0 – 3 หลังจากนั้นทำการคลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและทำการบันทึกรูปสัญญาณที่ได้จากโปรแกรม LOGIC MONITOR ลงในตารางบันทึกผลการทดลองที่ 5.8

รูปสัญญาณ	Input	I_1				
	Output	I_0				
เวลา			t_0	t_1	t_2	t_3
ระดับลอจิก	Input	I_1				
		I_0				
	Output	O_0				

ตารางบันทึกผลการทดลองที่ 5.8

5.16 เพื่อทดลองการทำงานของเนนค์เกตต่อวงจรตามรูปที่ 5.5



รูปที่ 5.5

5.17 ทำการบันทึกผลการทดลองการติด-ดับของ LED ลงในตารางบันทึกผลการทดลองที่ 5.9 เมื่อแทนตำแหน่งสวิตช์ A และ B เป็นลอจิก “0” ด้วยการโยกสวิตช์ไปที่ตำแหน่ง GND แทนตำแหน่งสวิตช์ A และ B เป็นลอจิก “1” ด้วยการโยกสวิตช์ไปที่ตำแหน่ง +5V แทนการดับของ LED ด้วยลอจิก “0” แทนการติดสว่างของ LED ด้วยลอจิก “1”

INPUT		OUTPUT
A	B	Y (LED)
0	0	
0	1	
1	0	
1	1	

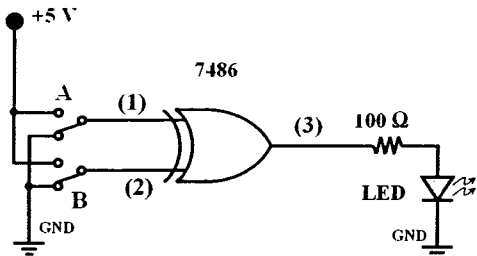
ตารางบันทึกผลการทดลองที่ 5.9

- 5.18 ใช้วงจรตามข้อ 5.16 ต่อขาเข้าที่พุทของแผงทดลอง(O_0) , (O_1)เข้าที่ขาเกต(1),(2) ตามลำดับ และต่ออินพุทของแผงวงจรทดลอง(I_0) เข้าที่ขาเกต(3)
- 5.19 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด Word Generator เป็น 0 – 3 หลังจากนั้นทำการคลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและทำการบันทึกรูปสัญญาณที่ได้จากโปรแกรม LOGIC MONITOR ลงในตารางบันทึกผลการทดลองที่ 5.10

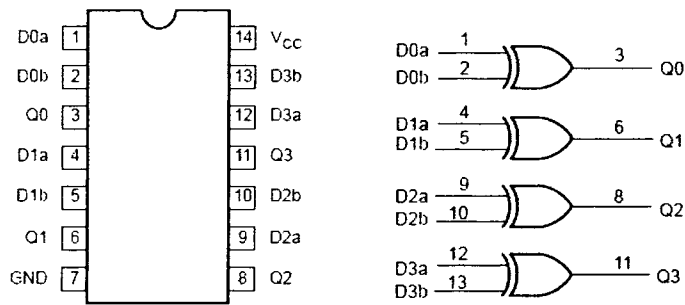
รูปสัญญาณ	Input					
		I_1				
		I_0				
	Output	O_0				
เวลา			t_0	t_1	t_2	t_3
ระดับลอจิก	Input	I_1				
		I_0				
	Output	O_0				

ตารางบันทึกผลการทดลองที่ 5.10

- 5.20 เพื่อทดลองการทำงานของเอ็กซ์คลูซีฟ- ออร์เกต ต่อวงจรตามรูปที่ 5.6



รูปที่ 5.6



รูปที่ 5.6 (ต่อ)

5.21 ทำการบันทึกผลการทดลองการคิด-คืบของ LED ลงในตารางบันทึกผลการทดลองที่ 5.11 เมื่อแทนตำแหน่งสวิตช์ A และ B เป็นลอจิก “0” ด้วยการโยกสวิตช์ไปที่ตำแหน่ง GND แทนตำแหน่งสวิตช์ A และ B เป็นลอจิก “1” ด้วยการโยกสวิตช์ไปที่ตำแหน่ง +5V แทนการคืบของ LED ด้วยลอจิก “0” แทนการติดสว่างของ LED ด้วยลอจิก “1”

INPUT		OUTPUT
A	B	Y (LED)
0	0	
0	1	
1	0	
1	1	

ตารางบันทึกผลการทดลองที่ 5.11

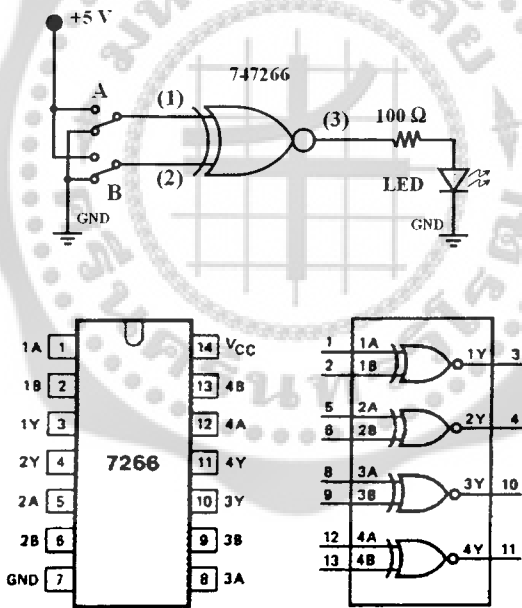
5.22 ใช้วงจรตามข้อ 5.20 ต่อขาเข้าที่พุทของแฉงทดลอง(O_0) , (O_1)เข้าที่ขาเกต(1),(2) ตามลำดับ และต่ออินพุทของแฉงวงจรทดลอง(I_0) เข้าที่ขาเกต(3)

5.23 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด Word Generator เป็น 0 – 3 หลังจากนั้นทำการคลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและทำการบันทึกรูปสัญญาณที่ได้จากโปรแกรม LOGIC MONITOR ลงในตารางบันทึกผลการทดลองที่ 5.12

รูปสัญญาณ	Input	Output				
เวลา	Input	Output				
ระดับลอจิก	Input	Output				

ตารางบันทึกผลการทดลองที่ 5.12

5.24 เพื่อทดลองการทำงานของเอ็กซ์คลูซีฟ- นอร์เกต ต้องวงจรตามรูปที่ 5.7



รูปที่ 5.7

5.25 ทำการบันทึกผลการทดลองการติด-ดับของ LED ลงในตารางบันทึกผลการทดลองที่ 5.13 เมื่อแทนตำแหน่งสวิตช์ A และ B เป็นลอจิก “0” ด้วยการโยกสวิตช์ไปที่ตำแหน่ง GND แทนตำแหน่งสวิตช์ A และ B เป็นลอจิก “1” ด้วยการโยกสวิตช์ไปที่ตำแหน่ง +5V แทนการดับของ LED ด้วยลอจิก “0” แทนการติดสว่างของ LED ด้วยลอจิก “1”

INPUT		OUTPUT
A	B	Y (LED)
0	0	
0	1	
1	0	
1	1	

ตารางบันทึกผลการทดลองที่ 5.13

- 5.26 ใช้วงจรตามข้อ 5.24 ต่อขาเข้าที่พุทของแผงทดลอง(O_0) , (O_1)เข้าที่ขาเกต(1),(2) ตามลำดับ และต่ออินพุทของแผงวงจรทดลอง(I_0) เข้าที่ขาเกต(3)
- 5.27 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด Word Generator เป็น 0 – 3 หลังจากนั้นทำการคลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและทำการบันทึกรูปสัญญาณที่ได้จากโปรแกรม LOGIC MONITOR ลงในตารางบันทึกผลการทดลองที่ 5.14

รูปสัญญาณ	Input	I_1				
		I_0				
	Output	O_0				
เวลา			t_0	t_1	t_2	t_3
ระดับลอจิก	Input	I_1				
		I_0				
	Output	O_0				

ตารางบันทึกผลการทดลองที่ 5.14

6. วิเคราะห์ผลการทดลอง

7. สรุปผลการทดลอง

ใบงานที่ 2

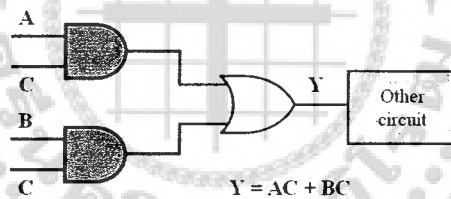
การลดรูปโดยใช้พีชคณิตบูลีน

1. วัตถุประสงค์

- 1.1 เพื่อศึกษาการใช้กฎพีชคณิตบูลีน
- 1.2 เพื่อศึกษาการลดรูปสมการพีชคณิตบูลีน
- 1.3 เพื่อศึกษาและประยุกต์ใช้การลดรูปสมการกับการใช้งานวงจรดิจิทัล

2. ทฤษฎี

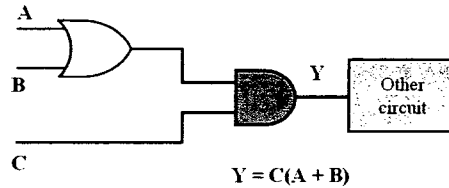
โดยทั่วไปการใช้งานฟังก์ชันของเกตพื้นฐาน AND, OR, NOT, NOR, NAND, Ex-OR, Ex-NOR ไม่เป็นที่เพียงพอต่อการใช้งานวงจรดิจิทัลที่มีความซับซ้อน จึงได้มีการนำเกตพื้นฐานเหล่านั้นมาใช้งานร่วมกันซึ่งเราเรียกว่า Combinational logic ซึ่งมีการนำเอาเกตพื้นฐานตั้งแต่ 2 เกตหรือมากกว่านั้นขึ้นไปมาต่อใช้งานร่วมกันเพื่อให้ได้ฟังก์ชันการใช้งานที่หลากหลายมากขึ้น ดังแสดงตัวอย่างการใช้งานตามรูปที่ 2.1



รูปที่ 2.1 แสดงตัวอย่างการต่อใช้งานวงจรเกตพื้นฐาน

จากรูปจะเห็นว่าถ้าหากมีการใช้งานเกตในแต่ละส่วนอย่างไม่ระมัดระวังในวงจรลอจิกที่มีความซับซ้อนจะทำให้ต้องใช้เกตจำนวนมากขึ้น นั่นหมายความว่า จะเกิดปัญหาขึ้น เช่น วงจรมีขนาดใหญ่ การใช้งานพลังงานของวงจรมีมากขึ้น ซึ่งเป็นที่มาของราคาที่สูงขึ้นตามไปด้วย ดังนั้นเพื่อลดปัญหา เราต้องมีการใช้งานอย่างระมัดระวังในการใช้งาน คือ ต้องลดความซับซ้อนของวงจร โดยยังคงทำให้การทำงานของฟังก์ชันต่างๆ เหมือนเดิม จึงเป็นที่มาของการคิดเพื่อการลดปริมาณเกตให้เหลือเท่าที่จำเป็นในการทำงานของแต่ละส่วนในวงจร ซึ่งเป็นการใช้กฎเกณฑ์ทางคณิตศาสตร์มาคำนวณเพื่อให้เห็นถึงสมการลอจิกและทำการปรับปรุงสมการลอจิกให้เป็นไปตามกฎเกณฑ์ทางคณิตศาสตร์ ซึ่งเรียกว่า พีชคณิตบูลีน (Boolean Algebra) จากรูปที่ 2.1 จะได้สมการบูลีนเป็น $Y = AC + BC$ เมื่อทำการลดรูปสมการด้วยพีชคณิตบูลีนแล้วจะ

ทำให้สมการเปลี่ยนไปเป็น $Y = C(A+B)$ เมื่อนำไปเขียนวงจรเกตจะทำให้ลดจำนวนเกตลงได้ โดยที่ฟังก์ชันการทำงานของวงจรเกทยังเหมือนเดิม ดังแสดงในรูปที่ 2.2



รูปที่ 2.2 แสดงตัวอย่างการลดรูปจากรูปตัวอย่างที่ 2.1

การใช้งานพีชคณิตบูลีนสามารถแบ่งได้เป็น 2 กลุ่ม คือ กลุ่มที่ 1 เป็นกลุ่มที่กระทำกับตัวแปรเพียงตัวเดียว กลุ่มที่ 2 เป็นกลุ่มที่กระทำกับตัวแปรตั้งแต่สองตัวขึ้นไป

- กลุ่มที่กระทำกับตัวแปรตัวเดียว มีดังต่อไปนี้

1. $A \cdot 0 = 0$
2. $A \cdot 1 = A$
3. $A + 0 = A$
4. $A + 1 = 1$
5. $A \cdot A = A$
6. $A + A = A$
7. $A \cdot \bar{A} = 0$
8. $A + \bar{A} = 1$
9. $\bar{\bar{A}} = A$
10. (a) $A + \bar{A}B = A + B$
(b) $\bar{A} + AB = \bar{A} + B$

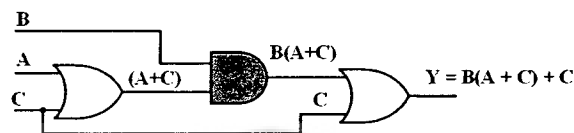
- กลุ่มที่กระทำกับตัวแปรตั้งแต่สองตัวขึ้นไปมีดังนี้

1. กฎการสลับที่ (Commutative law)
 - 1.1 $A + B = B + A$
 - 1.2 $A \cdot B = B \cdot A$
2. กฎการจัดหมู่ (Associative law)
 - 2.1 $A + (B + C) = (A + B) + C$
 - 2.2 $A(BC) = (AB)C$
3. กฎการกระจาย (Distributive law)
 - 3.1 $A(B + C) = AB + AC$
 - 3.2 $(A + B)(C + D) = AC + AD + BC + BD$

นอกจากนี้ยังมีทฤษฎีอีก 2 ข้อ เพื่อการใช้งานกับ NAND Gate และ NOR Gate ซึ่งเป็นทฤษฎีของ คีร์คฮอฟ (De Morgan's Theorem) คือ

1. $\overline{A \cdot B} = \overline{A} + \overline{B}$
2. $\overline{A + B} = \overline{A} \cdot \overline{B}$

ตัวอย่างการใช้พีชคณิตบูลีน เมื่อใช้กฎการกระจายในสมการตามรูปที่ 2.1 ทำให้ลดรูปสมการบูลีนได้ตามรูปที่ 2.2 และต่อไปนี้จะแสดงตัวอย่างขั้นตอนวิธีการใช้งานพีชคณิตบูลีนตามรูปที่ 2.3



รูปที่ 2.3

สมการบูลีนตามรูปที่ 2.3 คือ $Y = B(A + C) + C$

ใช้กฎการกระจาย จะได้ $B(A + C) = BA + BC$

ดังนั้น $Y = BA + BC + C$

ในเทอมที่ 2 และ 3 มีตัวแปรร่วมคือตัวแปร C ดังนั้น

$$Y = BA + C(B + 1)$$

ใช้กฎข้อ 4 ($A + 1 = 1$) ดังนั้น

$$Y = BA + C \cdot 1$$

ใช้กฎข้อ 2 ($A \cdot 1 = A$) ดังนั้น

$$Y = BA + C$$

และผลลัพธ์จากลดรูปสมการจะได้วงจรดังรูปที่ 2.4



รูปที่ 2.4

3. อุปกรณ์การทดลอง

3.1 แหล่งจ่ายไฟ 5 V

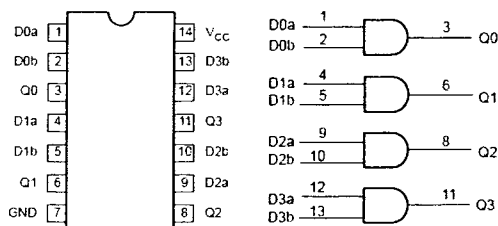
3.2 แผงวงจรทดลอง

3.3 IC TTL 7400 , 7402 , 7404 , 7408 , 7432 , 7486 , 747266

3.4 โปรแกรม LOGIC MONITOR

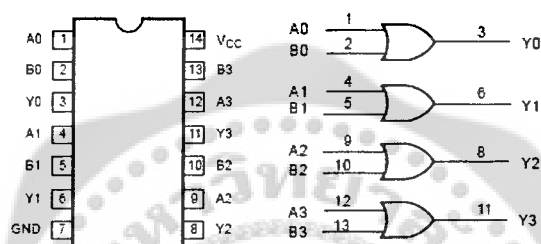
4. คำแนะนำการทดลอง

- ข้อมูลรายละเอียดของขา IC 7408 แสดงตามรูปที่ 4.1



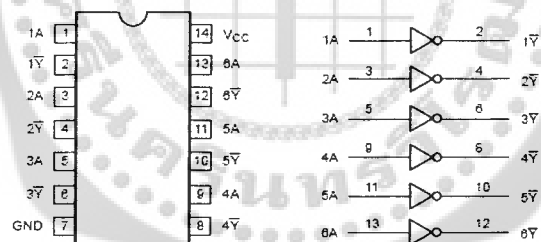
รูปที่ 4.1 แสดงขา IC 7408

- ข้อมูลรายละเอียดของขา IC 7432 แสดงตามรูปที่ 4.2



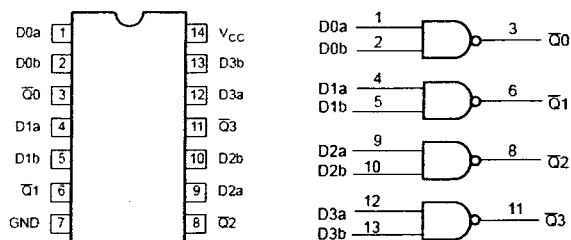
รูปที่ 4.2 แสดงขา IC 7432

- ข้อมูลรายละเอียดของขา IC 7404 แสดงตามรูปที่ 4.3



รูปที่ 4.3 แสดงขา IC 7404

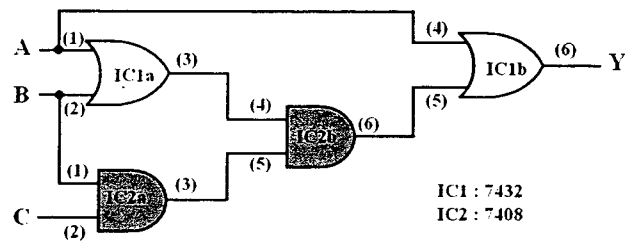
- ข้อมูลรายละเอียดของขา IC 7400 แสดงตามรูปที่ 4.4



รูปที่ 4.4 แสดงขา IC 7400

5. ลำดับขั้นการทดลอง

5.1 เพื่อทดสอบการลดรูปสมการด้วยกฎพีชคณิตบูลีนต่อวงจรตามรูปที่ 5.1



รูปที่ 5.1

5.2 เขียนสมการบูลีนของวงจรในรูปที่ 5.1

Y =

5.3 ต่ออินพุต A B C ของวงจรที่ 5.1 เข้าที่ขาเข้าที่พุทของแผงทดลอง(O_0) , (O_1) , (O_2) ตามลำดับ และต่อเอาต์พุต Y ของวงจรเข้าที่ขา (I_0)ของแผงทดลอง

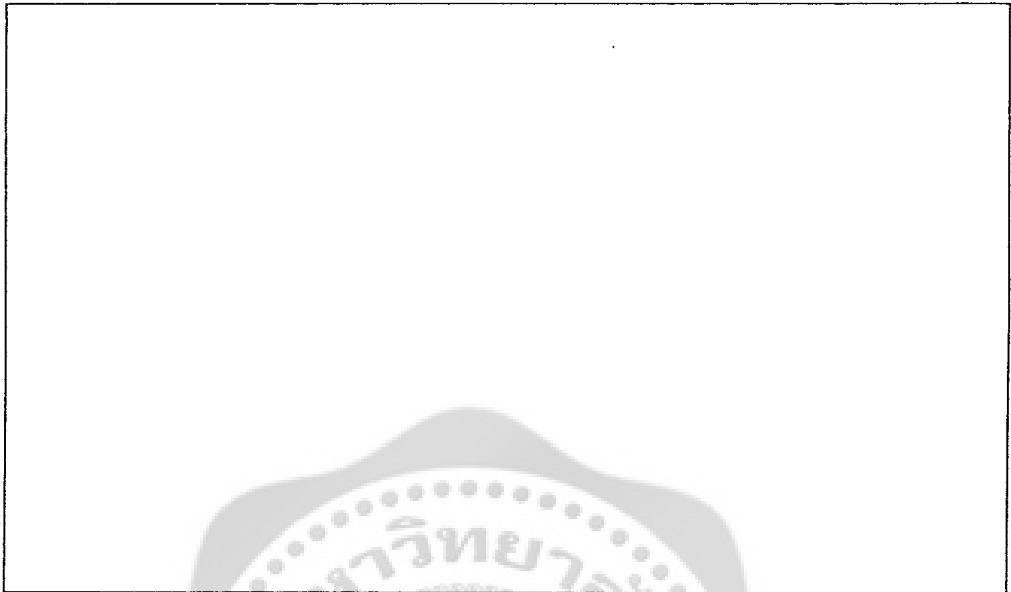
5.4 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 10 Hz กำหนด Word Generator เป็น 0 – 7

5.5 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองในตาราง บันทึกผลการทดลองที่ 5.1

รูปสัญญาณ	Input	I_2							
		I_1							
		I_0							
ผลลัพธ์	Output	O_0							
	เวลา		t_0	t_1	t_2	t_3	t_4	t_5	t_6
ระดับลอจิก	Input	I_2							
		I_1							
		I_0							
	Output	O_0							

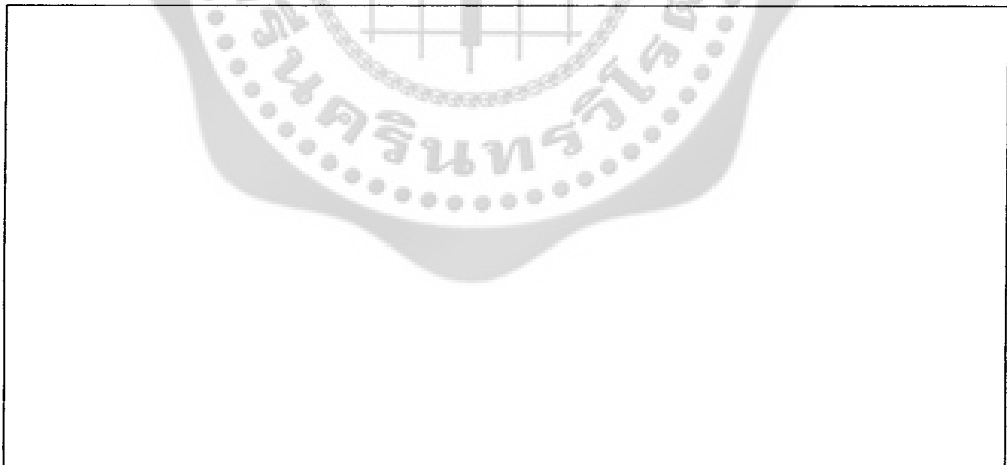
ตารางบันทึกผลการทดลองที่ 5.1

5.6 ทำการลดรูปสมการตามสมการข้อ 5.2 และแสดงวิธีการลดรูปสมการลงในตารางบันทึกผลการทดลองที่ 5.3



ตารางบันทึกผลการทดลองที่ 5.3

5.7 เขียนวงจรลอจิกตามผลลัพธ์ของสมการบูลีนในตารางบันทึกผลการทดลองที่ 5.3 ลงในตารางบันทึกผลการทดลองที่ 5.4



ตารางบันทึกผลการทดลองที่ 5.4

5.8 ต่อวงจรตามข้อที่ 5.7 โดยให้ต่ออินพุต A B C ของวงจร เข้าที่ขาเข้าที่พุทของแผงทดลอง (O_0) , (O_1) , (O_2) ตามลำดับ และต่อเอาต์พุต Y ของวงจรเข้าที่ขา (I_0) ของแผงทดลอง

5.9 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 10 Hz กำหนด Word Generator เป็น 0 – 7

5.10 คลิกรูป Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองในตารางบันทึกผลการทดลองที่ 5.5

รูปสัญญาณ	Input	I ₂									
		I ₁									
		I ₀									
	Output	O ₀									
เวลา			t ₀	t ₁	t ₂	t ₃	t ₄	t ₅	t ₆	t ₇	
ระบับลอจิก	Input	I ₂									
		I ₁									
		I ₀									
	Output	O ₀									

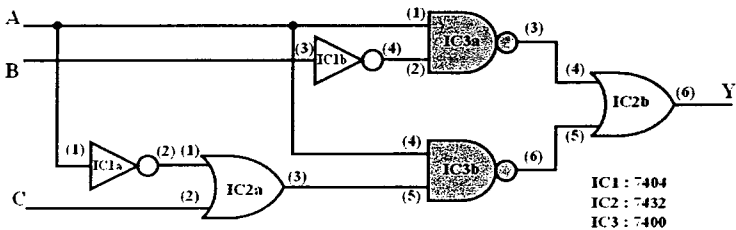
ตารางบันทึกผลการทดลองที่ 5.5

5.11 เปรียบเทียบผลการทดลองตามตารางบันทึกผลการทดลองที่ 5.1 และตารางบันทึกผลการทดลองที่ 5.5 และอธิบายผลลงในตารางบันทึกผลการทดลองที่ 5.6

--

ตารางบันทึกผลการทดลองที่ 5.6

5.12 เพื่อทดสอบการลดรูปสมการด้วยกฎพีชคณิตบูลีนตามทฤษฎีของ ดีมอร์แกน(De Morgan's Theorem) ตัวอย่างจตามรูปที่ 5.2



รูปที่ 5.2

5.13 เขียนสมการบูลีนของวงจรในรูปที่ 5.2

$Y = \dots\dots\dots$

5.14 ต่ออินพุต A B C ของวงจรตามรูปที่ 5.2 เข้าที่ขาเข้าที่พุทของแฉงทคลอง(O_0) , (O_1) , (O_2) ตามลำดับ และต่อเอาพุท Y ของวงจรเข้าที่ขา (I_0)ของแฉงทคลอง

5.15 เป็ดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 10 Hz กำหนด Word Generator เป็น 0 – 7

5.16 คลิ๊กปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทคลองในตาราง บันทึกผลการทคลองที่ 5.7

รูปสัญญาณ	Input		Output									
	I_2											
	I_1											
	I_0											
เวลา				t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7	
ระดับลอจิก	Input		Output									
	I_2											
	I_1											
	I_0											
				O_0								

ตารางบันทึกผลการทคลองที่ 5.7

5.17 ทำการลดรูปสมการตามสมการข้อ 5.2 และแสดงวิธีการลดรูปสมการลงในตารางบันทึกผลการทคลองที่ 5.3

ตารางบันทึกผลการทคลองที่ 5.8

5.22 เปรียบเทียบผลการทดลองตามตารางบันทึกผลการทดลองที่ 5.7 และตารางบันทึกผลการทดลองที่ 5.10 และอธิบายผลลงในตารางบันทึกผลการทดลองที่ 5.11

--

ตารางบันทึกผลการทดลองที่ 5.11

6. วิเคราะห์ผลการทดลอง

--

7. สรุปผลการทดลอง

--

เฉลย

สมการบูลีนตามรูปที่ 5.1

$$Y = (A + B) BC + A$$

$$= ABC + BBC + A \quad \text{ได้จากการใช้กฎการกระจาย}$$

$$= ABC + BC + A \quad \text{ได้จาก } (B \cdot B = B)$$

$$= BC (A + 1) + A \quad \text{ได้จากการดึงตัวร่วม}$$

$$= BC \cdot 1 + A \quad \text{ได้จาก } (A + 1 = 1)$$

$$= BC + A \quad \text{ได้จาก } (BC \cdot 1 = BC)$$

สมการบูลีนตามรูปที่ 5.2

$$Y = \overline{A \cdot \overline{B}} + \overline{A \cdot (\overline{A} + C)}$$

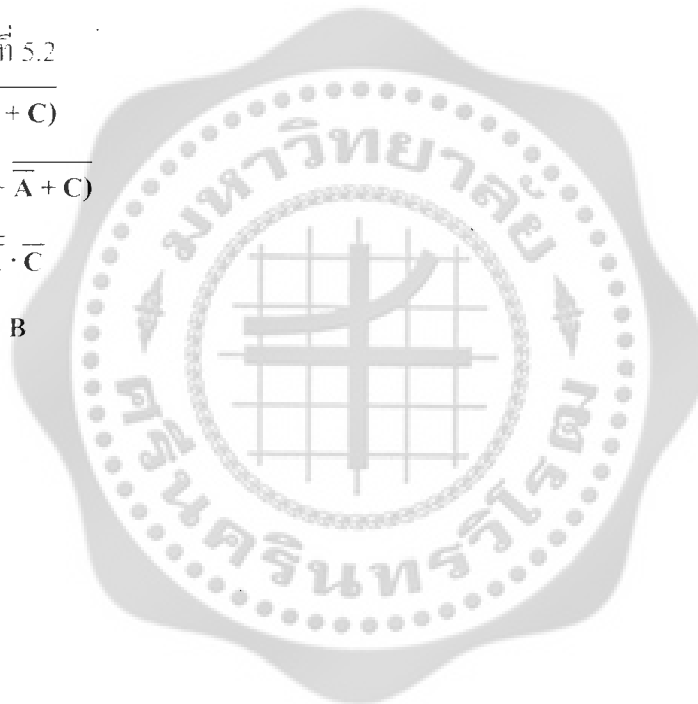
$$= \overline{(A + \overline{B})} + \overline{(A + \overline{A} + C)}$$

$$= \overline{A} + B + \overline{A} + \overline{\overline{A} \cdot C}$$

$$= \overline{A} + \overline{A} + A\overline{C} + B$$

$$= \overline{A} + A\overline{C} + B$$

$$= \overline{A} + \overline{C} + B$$



ใบงานที่ 3

การลดรูปโดยใช้แผนผังคาร์นอ

1. วัตถุประสงค์

- 1.1 เพื่อศึกษาวิธีการของแผนผังคาร์นอ
- 1.2 เพื่อศึกษาการลดรูปสมการโดยใช้แผนผังคาร์นอ
- 1.3 เพื่อประยุกต์ใช้การลดรูปสมการโดยวิธีการของแผนผังคาร์นอกับวงจรดิจิทัล

2. ทฤษฎี

แผนผังคาร์นอ(Karnaugh map) มีลักษณะคล้ายกับตารางความจริง (Truth Table) เนื่องจากมันแสดงค่าที่เป็นไปได้ทั้งหมดของตัวแปรอินพุตและแสดงผลลัพธ์เอาต์พุตแต่ละอินพุตด้วย ลักษณะของแผนผังคาร์นอจะประกอบด้วยจำนวนแถวและคอลัมน์ซึ่งถูกเรียกว่า เซลล์ (Cell) จำนวนของเซลล์ในผังคาร์นอจะเท่ากับจำนวนของค่าอินพุตที่เป็นไปได้ทั้งหมด ดังแสดงในตัวอย่างรูปที่ 3.1

C	AB	
	00	01
0		
1		

CD	AB			
	00	01	11	10
00				
01				
11				
10				

รูปที่ 3.1 แสดงตัวอย่างแผนผังคาร์นอ 3 และ 4 ตัวแปร

จากการศึกษาสมการพีชคณิตบูลีนพบว่ามีสมการอยู่ 2 ลักษณะคือ

1. สมการผลบวกของผลคูณ หรือ Sum-of-products (SOP)
2. สมการผลคูณของผลบวก หรือ Product-of-sums (POS)

ลักษณะสมการแบบ SOP จะมีรูปแบบของการแอนด์กันระหว่างตัวแปรตั้งแต่สองตัวหรือมากกว่าซึ่งในแต่ละเทอมของการแอนด์จะถูกกระทำด้วยการออร์ เช่น

$$X = A\bar{B} + AC + ABC$$

$$X = A\bar{C}D + \bar{C}D + \bar{B}$$

ลักษณะสมการแบบ POS จะมีรูปแบบของการออร์กันระหว่างตัวแปรตั้งแต่สองตัวหรือมากกว่าซึ่งในแต่ละเทอมของการออร์จะถูกกระทำด้วยการแอนด์ เช่น

$$X = (A + \overline{B}) \cdot (B + C)$$

$$X = (A + BC) \cdot (B + D) \cdot (C + \overline{D})$$

การใช้งานแผนผังคาร์นนอนั้นจะมีความเกี่ยวข้องกับการสมการทั้งสองแบบ เนื่องจากผลลัพธ์ที่ได้จากแผนผังคาร์นนอนจะทำให้ผลลัพธ์อยู่สองลักษณะคือ “0” และ “1”

สมมติให้ตารางความจริงเป็นไปตามรูปที่ 3.2

INPUTS			OUTPUT	PRODUCT TERM	SUM TERM
A	B	C	X		
0	0	0	0		$A B C$
0	0	1	1	$\overline{A} \overline{B} C$	
0	1	0	0		$A \overline{B} C$
0	1	1	0		$A \overline{B} \overline{C}$
1	0	0	1	$A \overline{B} \overline{C}$	
1	0	1	0		$\overline{A} B \overline{C}$
1	1	0	0		$\overline{A} B C$
1	1	1	1	$A B C$	

รูปที่ 3.2 ตัวอย่างตารางความจริงอินพุต 3 ตัวแปร

จากรูปที่ 3.2 จะเห็นว่าการเขียนสมการบูลีนจะพิจารณาจากเอาต์พุต โดยที่การเขียนสมการแบบ Product term หรือ Minterm จะเขียนจากเอาต์พุตที่เป็น “1” และที่อินพุตที่เป็น “0” ให้ใส่เครื่องหมาย “-” บนตัวแปรอินพุต ส่วนการเขียนสมการบูลีนแบบ Sum term หรือ Maxterm จะเขียนจากเอาต์พุตที่เป็น “0” และที่อินพุตที่เป็น “1” ให้ใส่เครื่องหมาย “-” บนตัวแปรอินพุต เมื่อทำการเขียนสมการบูลีนในรูปของ SOP จะได้เป็น

$$X = \overline{A} \overline{B} C + A \overline{B} \overline{C} + A B C \quad \text{และ}$$

เมื่อทำการเขียนสมการบูลีนในรูปของ POS จะได้เป็น

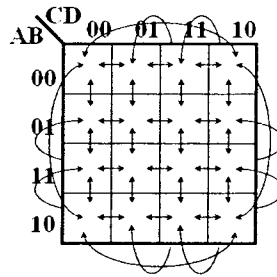
$$X = (A + B + C) \cdot (A + \overline{B} + C) \cdot (A + \overline{B} + \overline{C}) \cdot (\overline{A} + B + \overline{C}) \cdot (\overline{A} + \overline{B} + C)$$

เมื่อทำการเขียนผลลัพธ์ลงในแผนผังคาร์นนอนจะได้ดังรูปที่ 3.3

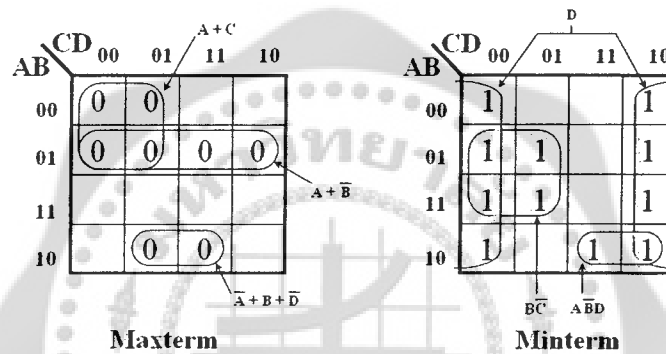
AB \ C	0	1
00	0	1
01	0	0
11	0	1
10	1	0

รูปที่ 3.3 ตัวอย่างการเขียนผลลัพธ์จากตารางความจริงลงในแผนผังคาร์นนอน

การลดรูปโดยใช้แผนผังคาร์นอจะพิจารณาจากเซลล์ที่อยู่ติดกันดังแสดงในรูปที่ 3.4



รูปที่ 3.4 การพิจารณาการลดรูปโดยดูจากเซลล์ที่อยู่ติดกันแบบอินพุต 4 ตัวแปร
การพิจารณาจับคู่ของเซลล์จะต้องเป็น 1, 2, 4, 8 หรือ 16 ซึ่งสามารถเลือกจับคู่ได้ทั้งที่เป็น Minterm โดยพิจารณาจากผลลัพธ์ที่เป็น “1” หรือ Maxterm จะพิจารณาจากผลลัพธ์ที่เป็น “0” ดังตัวอย่างในรูปที่ 3.5



รูปที่ 3.5 ตัวอย่างการพิจารณาการลดรูปโดยใช้ผังคาร์นอ

จากรูปที่ 3.5 สามารถเขียนสมการในแบบ Maxterm ที่ผ่านการลดรูปด้วยแผนผังคาร์นอได้ดังนี้

$$X = (A + C) \cdot (A + \bar{B}) \cdot (\bar{A} + B + \bar{D})$$

และสามารถเขียนสมการในแบบ Minterm ที่ผ่านการลดรูปด้วยแผนผังคาร์นอได้ดังนี้

$$X = \bar{A}\bar{B}C + BC + D$$

สรุปขั้นตอนการลดรูปสมการพีชคณิตบูลีนโดยใช้แผนผังคาร์นอ

1. พิจารณาตัวแปรอินพุตจากสมการ โจทย์หรือตารางความจริง
2. สร้างแผนผังคาร์นอจากข้อที่ 1 ตามลักษณะตัวแปรอินพุต
3. เลือกใส่ค่าเข้าที่พหุลงในตารางที่สร้างไว้ในข้อ 2 โดยเลือกการลดรูปตามแบบที่ต้องการ (Minterm หรือ Maxterm)
4. ทำการพิจารณาการลดรูปสมการในแผนผังคาร์นอ โดยเลือกในเซลล์ที่ติดกันตามตัวอย่างที่ 3.5 ซึ่งทำการพิจารณาได้จาก ถ้าหากในเซลล์ที่ติดกันมีตัวแปรอินพุตที่มีการเปลี่ยนแปลงค่าให้ตัดตัวแปรนั้นทิ้ง คงเหลือไว้เฉพาะตัวแปรอินพุตที่ไม่มีการเปลี่ยนแปลงค่า ถ้าเลือกลดรูปสมการแบบ Product term ให้ใส่ค่าเข้าที่พหุที่เป็น “1”

มาพิจารณา ถ้าเลือกลดรูปสมการแบบ Sum term ให้ใช้ค่าเอาต์พุตที่เป็น “0” มาพิจารณา และทำการเขียนสมการลดรูปในแบบของ Minterm หรือ Maxterm ตามลำดับ

3. อุปกรณ์การทดลอง

3.1 แหล่งจ่ายไฟ 5 V

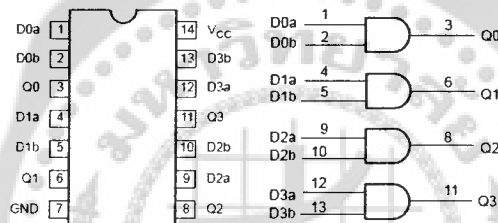
3.2 แผงวงจรทดลอง

3.3 IC TTL 7400 ,7402 , 7404 , 7408 ,7432 , 7486 , 747266

3.4 โปรแกรม LOGIC MONITOR

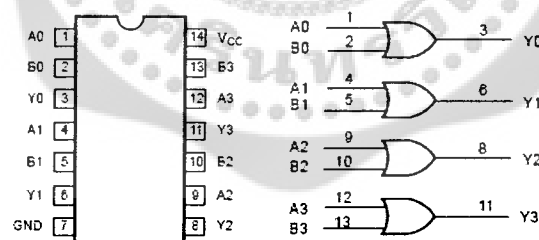
4. คำแนะนำการทดลอง

- ข้อมูลรายละเอียดของขา IC 7408 แสดงตามรูปที่ 4.1



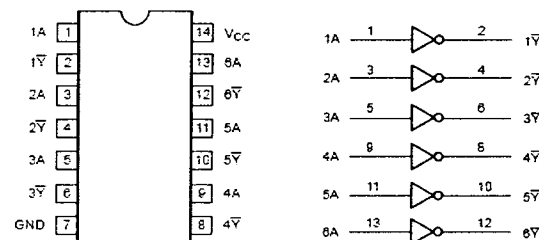
รูปที่ 4.1 แสดงขา IC 7408

- ข้อมูลรายละเอียดของขา IC 7432 แสดงตามรูปที่ 4.2



รูปที่ 4.2 แสดงขา IC 7432

- ข้อมูลรายละเอียดของขา IC 7404 แสดงตามรูปที่ 4.3



รูปที่ 4.3 แสดงขา IC 7404

5. ลำดับขั้นการทดลอง

5.1 จากตารางความจริงตามรูปที่ 5.1 ให้ทำการเขียนสมการบูลีนในรูปของ Maxterm และ Minterm

INPUTs			OUTPUT
A	B	C	X
0	0	0	0
0	0	0	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

รูปที่ 5.1 ตารางความจริง

สมการ Maxterm

X =

สมการ Minterm

X =

5.2 สร้างแผนผังคาร์โนและทำการลดรูปสมการตามตารางความจริงข้อ 5.1

สมการ Maxterm

X =

สมการ Minterm

X =

5.3 เขียนวงจรตามสมการที่ผ่านการลดรูปแล้วในข้อ 5.2

- 5.4 ทำการต่อวงจรในข้อ 5.3 โดยต่ออินพุต A B C ของวงจรเข้าที่ขาเอาต์พุตของแฉงทดลอง (O_0), (O_1), (O_2) ตามลำดับ และต่อเอาต์พุต X ของวงจรเข้าที่ขา (I_0) ของแฉงทดลอง
- 5.5 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 10 Hz กำหนด Word Generator เป็น 0 – 7
- 5.6 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองในตาราง บันทึกผลการทดลองที่ 5.1

รูปสัญญาณ	Input	I_2								
		I_1								
		I_0								
	Output	O_0								
เวลา			t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7
ระดับลอจิก	Input	I_2								
		I_1								
		I_0								
	Output	O_0								

ตารางบันทึกผลการทดลองที่ 5.1

- 5.7 อธิบายเปรียบเทียบผลลัพธ์ที่ได้จากตารางบันทึกผลการทดลองที่ 5.1 กับตารางความจริงในข้อที่ 5.1

5.8 จากตารางความจริงตามรูปที่ 5.2 ให้ทำการเขียนสมการบูลีนในรูปของ Maxterm และ Minterm

INPUTs				OUTPUT
A	B	C	D	X
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

รูปที่ 5.2 ตารางความจริง

5.9 สร้างแผนผังคาร์โนและทำการลดรูปสมการตามตารางความจริงข้อ 5.8

สมการ Maxterm

X =

สมการ Minterm

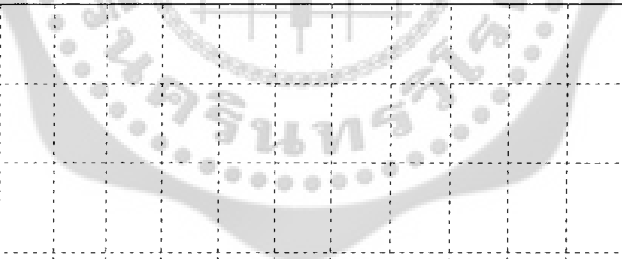
X =

5.10 เขียนวงจรตามสมการที่ผ่านการลดรูปแล้วในข้อ 5.9

5.11 ทำการต่อวงจรในข้อ 5.3 โดยต่ออินพุต A B C D ของวงจรเข้าที่ขาเข้าที่พุทของแผงทดลอง (O_0), (O_1), (O_2), (O_3) ตามลำดับ และต่อเอาต์พุต X ของวงจรเข้าที่ขา (I_0) ของแผงทดลอง

5.12 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 10 Hz กำหนด Word Generator เป็น 0 – 15

5.13 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองในตารางบันทึกผลการทดลองที่ 5.2

รูปสัญญาณ	Input				Output												
	I_3	I_2	I_1	I_0	O_0												
																	
เวลา																	
t_0 t_1 t_2 t_3 t_4 t_5 t_6 t_7 t_8 t_9 t_{10} t_{11} t_{12} t_{13} t_{14} t_{15}																	
ระดับลอจิก	Input	I_3															
		I_2															
		I_1															
		I_0															
	Output	O_0															

ตารางบันทึกผลการทดลองที่ 5.2

5.14 อธิบายเปรียบเทียบผลลัพธ์ที่ได้จากตารางบันทึกผลการทดลองที่ 5.2 กับตารางความจริง
ในข้อที่ 5.8

6. วิเคราะห์ผลการทดลอง

--

7. สรุปผลการทดลอง

--



เฉลย

5.1 Maxterm $X = (A+B+C)(A+B+\bar{C})(A+\bar{B}+C)(A+\bar{B}+\bar{C})(\bar{A}+\bar{B}+C)$

Minterm $X = A \bar{B} \bar{C} + A \bar{B} C + A B C$

5.2

		C	
		0	1
AB	00	0	0
	01	0	0
11	0	1	
	10	1	1

Labels: A (top right), $\bar{B}+C$ (left), $A\bar{C}$ (right), $A\bar{B}$ (bottom)

Maxterm $X = A(\bar{B}+C)$

Minterm $X = A C + A \bar{B}$ หรือ $A(\bar{B}+C)$

5.3



ใบงานที่ 4

วงจรคำนวณทางคณิตศาสตร์

1. วัตถุประสงค์

- 1.1 เพื่อให้เข้าใจการคำนวณทางคณิตศาสตร์โดยใช้วงจรดิจิทัล
- 1.2 เพื่อให้เข้าใจการทำงานของวงจร half-adders และวงจร full-adders
- 1.3 เพื่อให้เข้าใจการทำงานของวงจร half-subtractors และวงจร full-subtractors

2. ทฤษฎี

ในกระบวนการคำนวณทางตัวเลขของระบบดิจิทัลจะมีตัวเลขเป็นเลขฐานสองที่สามารถนำมาคำนวณในลักษณะของการบวก-ลบได้ ซึ่งพื้นฐานของการคำนวณการบวกระบบตัวเลขฐานสองจะต้องเป็นไปตามตารางความจริงตามรูปที่ 2.1 ของการบวกเลขพื้นฐานแบบหนึ่งบิตดังต่อไปนี้

อินพุต		เอาต์พุต	
ตัวตั้ง(A)	ตัวบวก(B)	ผลบวก(X)	ตัวทด(C ₀)
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

รูปที่ 2.1 ตารางความจริงการบวกเลข 1 บิตแบบตัวบวกครึ่ง

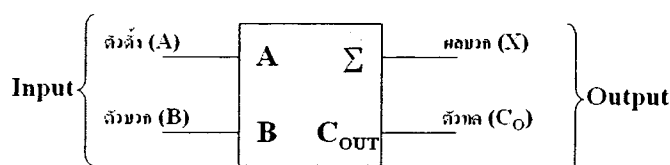
ถ้าหากเขียนอยู่ในรูปของสมการลอจิกสามารถเขียนได้ดังนี้

$$X = A \oplus B$$

และตัวทดมีสมการเป็น

$$C_0 = A \cdot B$$

หากพิจารณาจากสมการและตารางความจริงจะเห็นว่าการบวกจะเป็นการบวกของตัวเลขสองหลักของเลขฐานสองที่เป็นอินพุต ตัวตั้ง (A) และตัวบวก (B) และจะแสดงผลลัพธ์เป็นสองค่าคือค่าของผลลัพธ์ที่ได้จากการบวก(X) และตัวทด (C₀) ซึ่งในที่นี้ยังไม่มีเมื่อนำตัวทดไปใช้ ซึ่งถูกเรียกว่า ตัวบวกแบบครึ่ง (Half Adder) ซึ่งมีวงจรแผนภาพดังรูปที่ 2.2



รูปที่ 2.2 วงจรแผนภาพตัวบวกแบบครึ่ง

ในกรณีที่มีการนำตัวทศเข้ามาคิดด้วยนั้นถ้าพิจารณาจากรูปที่ 2.2 นั้นจะเห็นว่าอินพุตที่มีอยู่นั้นไม่เพียงพอ ต้องทำการเพิ่มอินพุตเพื่อนำตัวทศเข้ามาบวกเพิ่มได้และการพิจารณาผลลัพธ์ต้องพิจารณาตัวทศที่นำมาทำการบวกเพิ่มด้วยซึ่งจะเรียกว่า การบวกแบบเต็ม (Full Adder) และมีตารางความจริงเป็นไปตามตารางความจริงตามรูปที่ 2.3

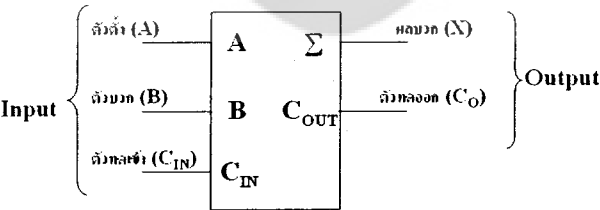
อินพุต			เอาต์พุต	
ตัวตั้ง (A)	ตัวบวก (B)	ตัวทศเข้า (C _{IN})	ผลบวก (X)	ตัวทศออก (C _{OUT})
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

รูปที่ 2.3 ตารางความจริงการบวกแบบเต็ม

ถ้าหากเขียนอยู่ในรูปของสมการลอจิกสามารถเขียนได้ดังนี้

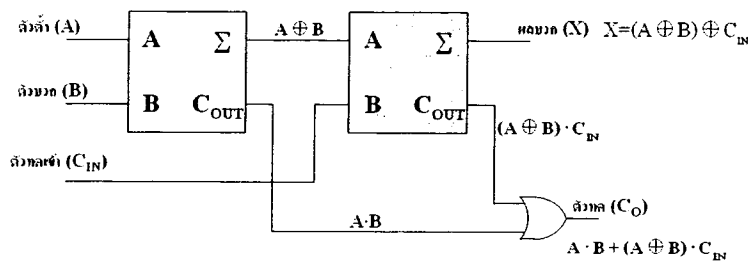
$$X=(A \oplus B) \oplus C_{IN}$$

เมื่อพิจารณาจากตารางความจริงและสมการลอจิกจะเห็นว่าเราสามารถเขียนเป็นวงจรแผนภาพของตัวบวกแบบเต็มได้ตามรูปที่ 2.4



รูปที่ 2.4 วงจรแผนภาพตัวบวกแบบเต็ม

ในกรณีที่มีการพิจารณาตัวทศเพื่อสร้างเป็นวงจรบวกแบบเต็มในแต่ละบิตสามารถทำได้จากวงจรบวกแบบครึ่งได้โดยที่ตัวทศออกของแต่ละวงจรแบบครึ่งสามารถนำมา OR เพื่อสร้างเป็นตัวทศของบิตถัดไปได้ดังรูปที่ 2.5



รูปที่ 2.5 แผนภาพวงจรบวกแบบเต็มสร้างจากวงจรบวกแบบครึ่ง

การลบเลขฐานสองขนาดสองบิตอินพุตสามารถทำได้โดยพิจารณาตามตารางความจริงของการลบตัวเลขฐานสองขนาดสองบิตอินพุต ดังรูปที่ 2.6

อินพุต		เอาต์พุต	
ตัวตั้ง(A)	ตัวลบ(B)	ผลบวก(X)	ตัวยืม(B ₀)
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

รูปที่ 2.6 ตารางความจริงตัวลบแบบครึ่ง (Half Subtractor)

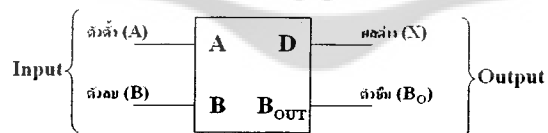
ถ้าหากเขียนอยู่ในรูปของสมการลอจิกสามารถเขียนได้ดังนี้

$$X = A \oplus B$$

และตัวยืมมีสมการเป็น

$$B_0 = \bar{A} \cdot B$$

เมื่อพิจารณาจากตารางความจริงและสมการลอจิกแล้วสามารถนำมาเขียนเป็นแผนภาพแสดงวงจรลบได้ดังรูปที่ 2.7 ซึ่งจะเรียกว่าตัวลบแบบครึ่ง (Half Subtractor)



รูปที่ 2.7 แสดงแผนภาพวงจรลบแบบครึ่ง

จากรูปที่ 2.6 และ 2.7 จะเห็นว่าในกรณีที่มีการลบแล้วมีการยืมเกิดขึ้นจะไม่มีกรนำมาพิจารณาในตัวลบแบบครึ่ง แต่ถ้าหากมีการลบมากกว่าสองบิตขึ้นไปจะต้องมีการพิจารณาตัวยืมด้วย ฉะนั้นจึงได้มีการสร้างตารางความจริงในกรณีที่มีการพิจารณาตัวยืมด้วย ตามตารางความจริงในรูปที่ 2.8 ซึ่งเรียกว่า ตัวลบแบบเต็ม (Full Subtractor)

อินพุต			เอาต์พุต	
ตัวตั้ง (A)	ตัวลบ (B)	ตัวยืมเข้า (B _{IN})	ผลต่าง (X)	ตัวยืมออก (B _{OUT})
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

รูปที่ 2.8 ตารางความจริงตัวลบแบบเต็ม

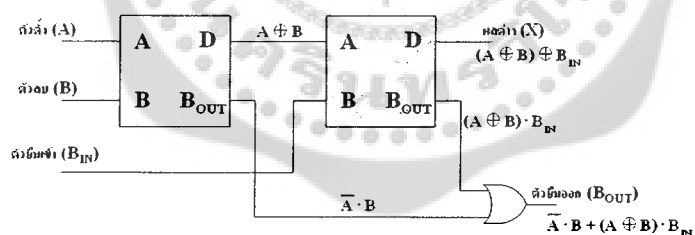
ถ้าหากเขียนผลลัพธ์ที่ได้จากการลบอยู่ในรูปของสมการลอจิกสามารถเขียนได้ดังนี้

$$X = (A \oplus B) \oplus B_{IN}$$

และตัวยืมมีสมการเป็น

$$B_{OUT} = \overline{A} \cdot (B \oplus B_{in}) + (B \cdot B_{in})$$

จากรูปที่ 2.7 สามารถนำวงจรแบบตัวลบครึ่งมาต่อเพื่อให้ได้วงจรลบแบบตัวลบเต็มได้ ซึ่งสามารถนำมาเขียนแผนภาพการทำงานของตัวลบแบบเต็มได้ตามรูปที่ 2.9



รูปที่ 2.9 แสดงแผนภาพวงจรลบแบบเต็ม

3. อุปกรณ์การทดลอง

3.1 แหล่งจ่ายไฟ 5 V

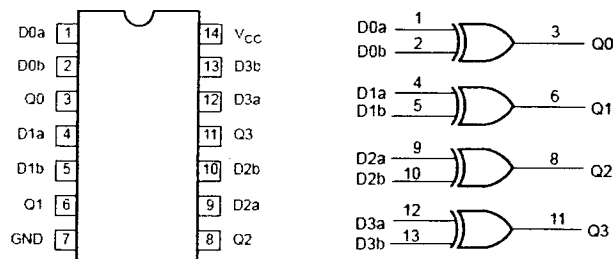
3.2 แผงวงจรทดลอง

3.3 IC TTL 7400 , 7402 , 7404 , 7408 , 7432 , 7486

3.4 โปรแกรม LOGIC MONITOR

4. กำหนดนำการทดลอง

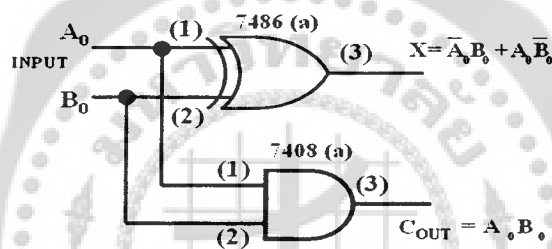
- ข้อมูลรายละเอียดของขา IC 7486 แสดงตามรูปที่ 4.1



รูปที่ 4.1 แสดงรูปขา IC 7486

5. ลำดับขั้นการทดลอง

5.1 ต่อวงจร Half-Adder ตามรูปที่ 5.1



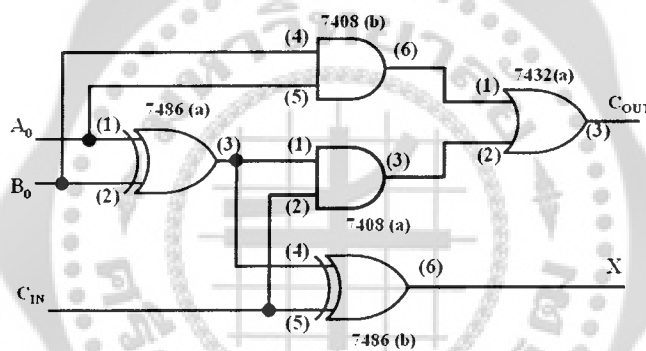
รูปที่ 5.1 วงจร Half-Adder

- 5.2 ต่ออินพุต A B ของวงจรเข้าที่ขาเข้าที่พุทของแผงทดลอง (O_0), (O_1) ตามลำดับ และต่อเอาต์พุต X ของวงจรเข้าที่ขา (I_0) และต่อเอาต์พุต C_{OUT} เข้าที่ขา (I_1) ของแผงทดลอง
- 5.3 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด Word Generator เป็น 0 – 4
- 5.4 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองลงในตารางบันทึกผลการทดลองที่ 5.1

รูปสัญญาณ	Input	I_1				
		I_0				
	Output	O_1				
		O_0				
เวลา			t_0	t_1	t_2	t_3
ระดับลอจิก	Input	I_1				
		I_0				
	Output	O_1				
		O_0				

ตารางบันทึกผลการทดลองที่ 5.1

5.5 ตัวอย่าง full-adders ตามรูปที่ 5.2



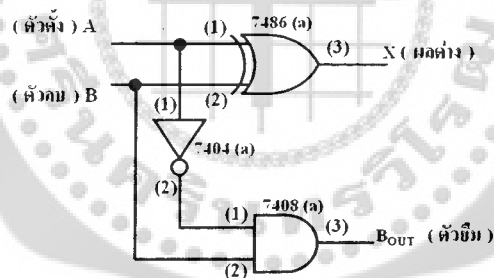
รูปที่ 5.2 วงจร full-adder

- 5.6 ต่ออินพุต A B C_{IN} ของวงจรเข้าที่ขาเข้าที่พุทของแผงทดลอง (O_0), (O_1), (O_2) ตามลำดับ และต่อเอาต์พุต X ของวงจรเข้าที่ขา (I_0) และต่อเอาต์พุต C_{OUT} เข้าที่ขา (I_1) ของแผงทดลอง
- 5.7 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด Word Generator เป็น 0 – 7
- 5.8 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองลงในตารางบันทึกผลการทดลองที่ 5.2

รูปสัญญาณ	Input	I_1								
		I_0								
	Output	O_2								
		O_1								
		O_0								
เวลา			t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7
ระดับลอจิก	Input	I_1								
		I_0								
	Output	O_2								
		O_1								
		O_0								

ตารางบันทึกผลการทดลองที่ 5.2

5.9 ต่อวงจร half-subtractor ตามรูปที่ 5.3



รูปที่ 5.3 วงจร half-subtractor

5.10 ต่ออินพุต A B ของวงจรเข้าที่ขาเข้าที่พุทของแผงทดลอง (O_0), (O_1) ตามลำดับ และต่อ
 เอาท์พุท X ของวงจรเข้าที่ขา (I_0) และต่อเอาท์พุท B_{OUT} เข้าที่ขา (I_1) ของแผงทดลอง

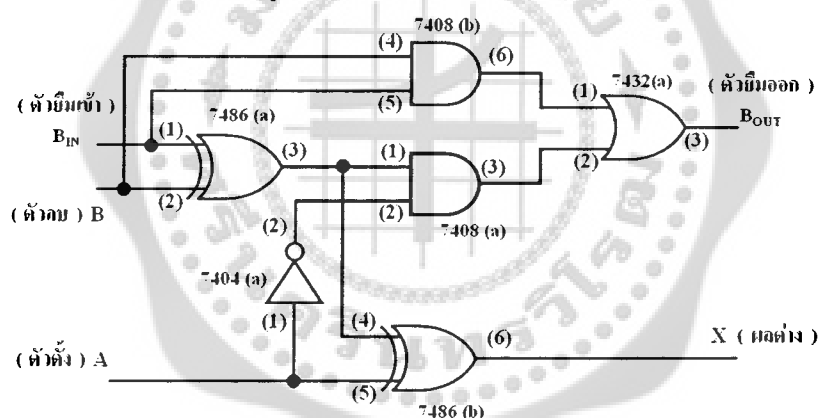
5.11 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด
 Word Generator เป็น 0 – 4

5.12 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองลงในตาราง
 บันทึกผลการทดลองที่ 5.3

รูปสัญญาณ	Input	I_1				
		I_0				
	Output	O_1				
		O_0				
เวลา			t_0	t_1	t_2	t_3
ระดับลอจิก	Input	I_1				
		I_0				
	Output	O_1				
		O_0				

ตารางบันทึกผลการทดลองที่ 5.3

5.13 ต่อวงจร full-subtractor ตามรูปที่ 5.4



รูปที่ 5.4 วงจร full-subtractor

5.14 ต่ออินพุต A B B_{IN} ของวงจรเข้าที่ขาเข้าที่พุทของแผงทดลอง (O_0), (O_1), (O_2) ตามลำดับ และต่อเอาต์พุต X ของวงจรเข้าที่ขา (I_0) และต่อเอาต์พุต B_{OUT} เข้าที่ขา (I_1) ของแผงทดลอง

5.15 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด Word Generator เป็น 0 – 7

5.16 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองลงในตารางบันทึกผลการทดลองที่ 5.4

รูปสัญญาณ	Input	I_1								
		I_0								
	Output	O_2								
		O_1								
		O_0								
เวลา			t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7
ระดับลอจิก	Input	I_1								
		I_0								
	Output	O_2								
		O_1								
		O_0								

ตารางบันทึกผลการทดลองที่ 5.4

6. วิเคราะห์ผลการทดลอง

7. สรุปผลการทดลอง

ใบงานที่ 5

วงจรฟลิปฟล็อป (Flip-Flop)

1. วัตถุประสงค์

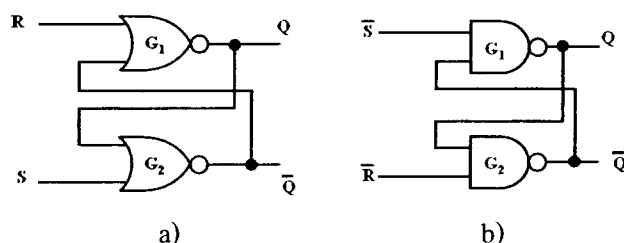
- 1.1 เพื่อศึกษาการทำงานของวงจร S-R ฟลิปฟล็อป D ฟลิปฟล็อปและ J-K ฟลิปฟล็อป
- 1.2 สามารถใช้วงจรเกตพื้นฐานต่อเป็นวงจรฟลิปฟล็อปได้
- 1.3 สามารถอธิบายความแตกต่างระหว่างการกระตุ้นการทำงานด้วยขอบสัญญาณและระดับพัลส์สัญญาณได้

2. ทฤษฎี

การทำงานของระดับลอจิกจะมีอยู่ 2 สถานะคือ สถานะลอจิก Low หรือ “0” และสถานะลอจิก High หรือ “1” ในวงจรดิจิทัลลอจิกการทำงานของทั้งสองสถานะ ซึ่งถ้าสังเกตจากลักษณะสถานะทางเข้าที่พุทของวงจรจะเห็นว่าการเปลี่ยนแปลงสถานะจะเกิดขึ้นได้ 2 ลักษณะเช่นกัน คือ

1. การเปลี่ยนแปลงทางเข้าที่พุทที่สลับไปมาระหว่างสภาวะ “0” และ “1” ซึ่งเรียกว่า การทำงานแบบ Flip-Flop ส่วนมากมักมีการทำงานร่วมกับสัญญาณนาฬิกา ซึ่งเป็นการทำงานในลักษณะหนึ่งของอุปกรณ์ที่ทำงานแบบ Multivibrator
2. การเปลี่ยนแปลงทางเข้าที่พุทที่มีการเปลี่ยนสถานะเพียงครั้งเดียว เช่น เปลี่ยนสถานะจาก “0” เป็น “1” แล้วคงสถานะไว้ หรือเปลี่ยนจากสถานะ “1” เป็น “0” แล้วคงสถานะไว้ สภาวะนั้นๆจะคงที่อยู่จนกว่าจะได้รับการกระตุ้นให้มีการเปลี่ยนสถานะทางเข้าที่พุทอีก เรียกว่า การทำงานแบบ Latch

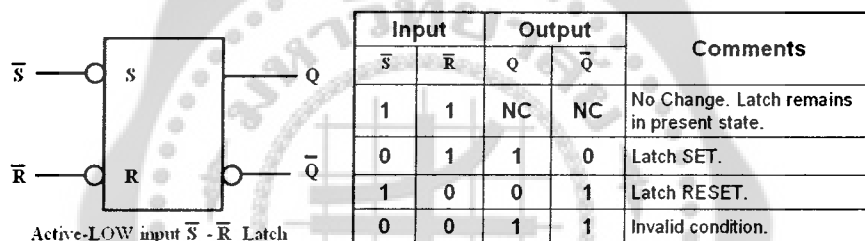
S-R (Set-Reset) Latch ลักษณะของวงจรแลตช์จะให้สถานะทางเข้าที่พุทค่าใดค่าหนึ่งจนกว่าจะได้รับการกระตุ้นจากทางอินพุทเพื่อให้มีการเปลี่ยนสถานะทางเข้าที่พุท ซึ่งการป้อนสถานะทางอินพุททำได้สองสภาวะ คือ สภาวะอินพุทที่เป็นลอจิก High และสภาวะอินพุทที่เป็นลอจิก Low ดังแสดงในรูปที่ 2.1



รูปที่ 2.1 แสดงวงจร S-R Latch : a) อินพุท Active High b) อินพุท Active Low

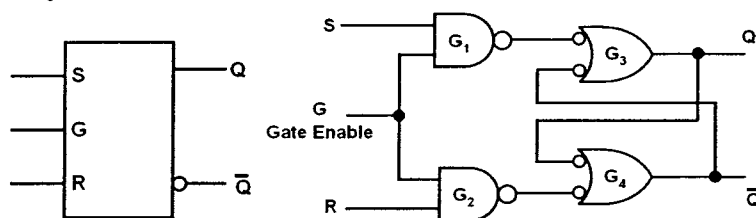
เมื่อพิจารณาการทำงานของ $\overline{R}-\overline{S}$ Latch ตามรูปที่ 2.1 b) สมมติให้ อินพุตและเอาต์พุต Q มีสถานะลอจิกเป็น High จากวงจรจะเห็นว่าขา Q ต่อย้อนกลับมาที่อินพุตเกต G_2 และ อินพุต $\overline{R}$ มีสถานะเป็น High ดังนั้นเอาต์พุตของ G_2 จะมีสถานะเป็น Low ซึ่งต่อกลับไปสู่อินพุตของเกต G_1 ซึ่งทำให้เอาต์พุตของ G_1 มีสถานะเป็น High

ดังนั้นจากการทำงานจะเห็นว่าเมื่อเอาต์พุต Q เป็น High มันอยู่ในสถานะ *Set* และมันจะรักษาสถานะของตัวเองจนกว่าจะมีการเปลี่ยนสถานะ Low ที่ขาอินพุต $\overline{R}$ และเปลี่ยน High ที่ขาอินพุต $\overline{S}$ เอาต์พุตของเกต G_2 ก็จะให้ผลลัพธ์เป็น High ที่สถานะ High ของ $\overline{Q}$ จะเปลี่ยนกลับไปสู่อินพุตของ G_1 และเมื่ออินพุต $\overline{S}$ เป็น High เอาต์พุต Q ของ G_1 จะมีสถานะเป็น Low ซึ่งที่เอาต์พุต Q ของ G_1 จะเปลี่ยนกลับไปสู่อินพุตของ G_2 ด้วยทำให้ที่เอาต์พุต $\overline{Q}$ ของ G_2 ยังคงสถานะเป็น High ต่อไปสถานะที่เอาต์พุตของ G_1 เป็น Low และ G_2 เป็น High นี้เรียกว่าสถานะ *Reset* ดังนั้นจะสามารถแสดงสัญลักษณ์และตารางการทำงานของ $\overline{R}-\overline{S}$ Latch ได้ดังรูปที่ 2.2



รูปที่ 2.2 แสดงสัญลักษณ์และตารางการทำงานของ $\overline{R}-\overline{S}$ Latch

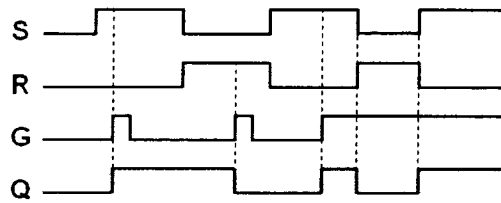
S-R Gate Latch วงจรแลตช์ที่มีขาอินพุตเพื่อทำหน้าที่ในควบคุมการทำงานของขาอินพุต S-R โดยการเปลี่ยนลอจิกควบคุมที่ขา (G) Gate Enable ซึ่งจะทำให้สัญญาณลอจิกผ่านเข้าไปยังขา S-R ได้จากการควบคุมนี้ ซึ่งจะเห็นว่าการทำงานของวงจรจะเป็นแบบ Synchronous โดยแสดงสัญลักษณ์และวงจรดังรูปที่ 2.3



รูปที่ 2.3 แสดงสัญลักษณ์และวงจรของ S-R Gate Latch

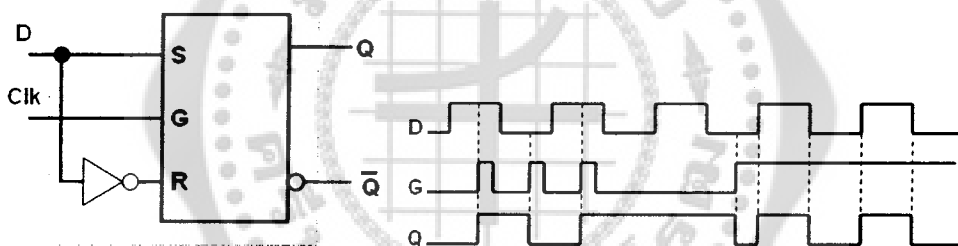
การทำงานของวงจรจะเห็นว่าอินพุต S มีสถานะลอจิก High และอินพุต R มีสถานะลอจิก Low ที่ขาอินพุต G มีสถานะ High จะทำให้ S-R Gate Latch อยู่ในสถานะ Set โดยให้เอาต์พุต Q เป็น High และจะคงสถานะจนกว่าจะมีการเปลี่ยนอินพุตที่ขา S, R และ G ในครั้งต่อไป ถ้าหากอินพุต S อยู่ในสถานะ Low และอินพุต R อยู่ในสถานะ High และมีสัญญาณที่ขา G เป็น High จะ

ทำให้ S-R Gate Latch อยู่ในสภาวะ Reset โดยให้เอาท์พุท Q เป็น Low ซึ่งสามารถพิจารณาได้ตามรูป 2.4



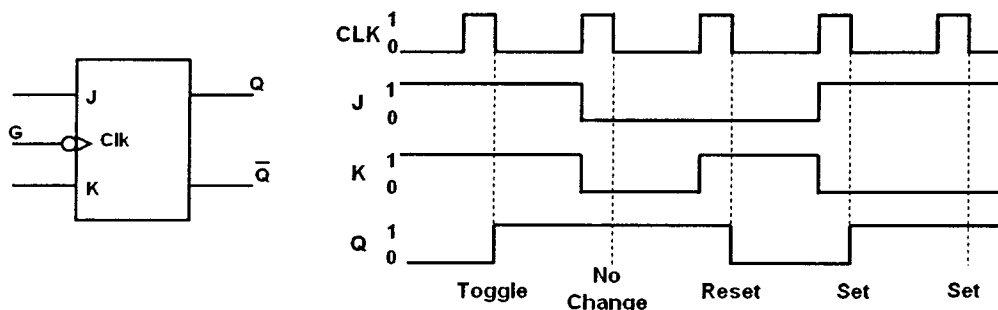
รูปที่ 2.4 แสดงสภาวะการทำงานของ S-R Gate Latch

วงจรฟลิปฟล็อปแบบอื่นๆ ที่มีลักษณะคล้ายกับ S-R Gate Latch แต่มีอินพุตเพียงอินพุตเดียวและใช้การกระตุ้นด้วยสัญญาณจากภายนอกเช่นเดียวกันกับ S-R Gate Latch ซึ่งทำให้สามารถควบคุมการทำงานของฟลิปฟล็อปได้ด้วยการควบคุมที่ขา Gate Enable(G) โดยที่เอาท์พุทจะปรากฏตามสัญญาณอินพุตเมื่อขา Gate Enable(G) ได้รับสัญญาณกระตุ้น ซึ่งเรียกฟลิปฟล็อปชนิดนี้ว่า **D(data)- FlipFlop** โดยสามารถแสดงสัญลักษณ์และการทำงานของ D-FlipFlop ได้ตามรูปที่ 2.5



รูปที่ 2.5 สัญลักษณ์และการทำงานของ D-FlipFlop

J-K FlipFlop เป็นวงจรฟลิปฟล็อปที่มีการกำหนดให้ทำงานคล้ายกับ S-R FlipFlop คือมีสภาวะ Set และ Reset และการปรากฏของเอาท์พุทจะเกิดขึ้นเมื่อได้รับสัญญาณกระตุ้นทางอินพุตที่ขา G หรือ Gate Enable ซึ่งส่วนใหญ่จะเป็นการป้อนด้วยสัญญาณนาฬิกา (Clock) การทำงานของ J-K FlipFlop จะต่างจาก S-R FlipFlop คือจะไม่มีสถานะที่ทำให้เกิดการสับสนของสถานะทางด้านเอาท์พุท ซึ่งสามารถแสดงสัญลักษณ์และการทำงานได้ตามรูปที่ 2.6



รูปที่ 2.6 แสดงสัญลักษณ์และสภาวะการทำงานของ J-K FlipFlop

3. อุปกรณ์การทดลอง

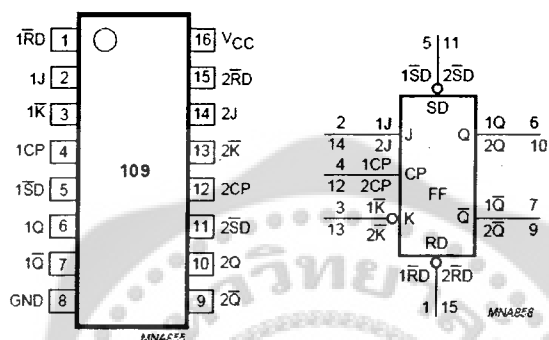
3.1 แหล่งจ่ายไฟ 5 V

3.2 แผงวงจรทดลอง

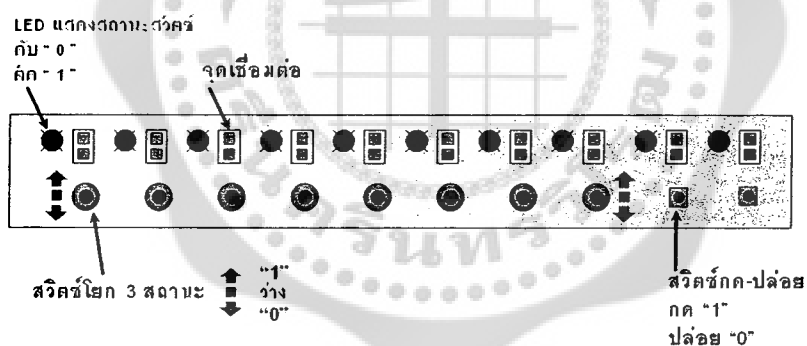
3.3 IC TTL 7400 , 7402 , 7404 , 7408 , 74109

3.4 โปรแกรม LOGIC MONITOR

4. คำแนะนำการทดลอง



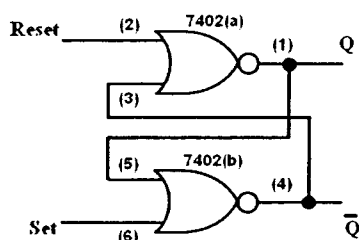
รูปที่ 4.1 แสดงรูปขา IC 74HC109



รูปที่ 4.2 แสดงส่วนวงจรสวิตช์ในแผงวงจรทดลอง

5. ลำดับขั้นการทดลอง

5.1 ต่อวงจร S-R ฟลิปฟล็อปแบบ Asynchronous ตามรูปที่ 5.1



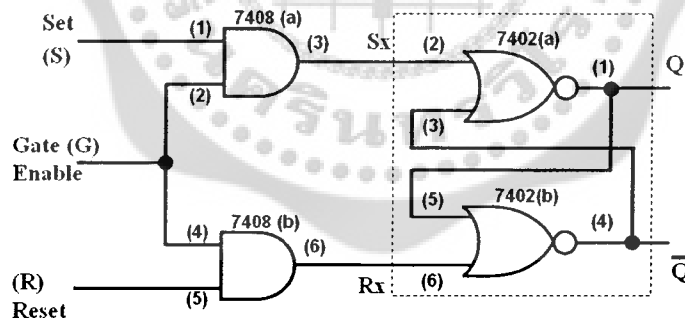
รูปที่ 5.1 วงจร S-R ฟลิปฟล็อป

- 5.2 ต่ออินพุต Set และ Reset ของวงจรเข้าที่ขาเข้าที่พุทของแผงทดลอง (O_0) , (O_1) ตามลำดับ และต่อเอาต์พุต Q ของวงจรเข้าที่ขา (I_0) และต่อเอาต์พุต $\bar{Q}$ เข้าที่ขา (I_1) ของแผงทดลอง
- 5.3 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด Word Generator เป็น 0 – 4
- 5.4 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองลงในตารางผลการทดลองที่ 5.1

Input		Output	
Set (S)	Reset (R)	Q	$\bar{Q}$

ตารางบันทึกผลการทดลองที่ 5.1

- 5.5 ต่อวงจร S-R ฟลิปฟล็อปแบบ Synchronous ตามรูปที่ 5.2



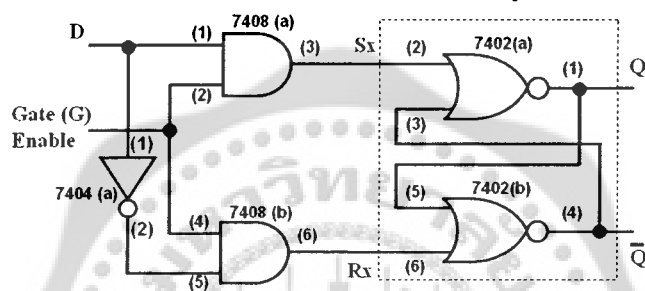
รูปที่ 5.2 วงจร S-R ฟลิปฟล็อปแบบ Synchronous

- 5.6 ต่ออินพุต Set และ Reset ของวงจรเข้าที่ขาเข้าที่พุทของแผงทดลอง (O_0) , (O_1) ตามลำดับ และต่อเอาต์พุต Q ของวงจรเข้าที่ขา (I_0) และต่อเอาต์พุต $\bar{Q}$ เข้าที่ขา (I_1) ของแผงทดลอง
- 5.7 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 1 Hz กำหนด Word Generator เป็น 0 – 4
- 5.8 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองลงในตารางผลการทดลองที่ 5.2

Input			Output	
Set (S)	Reset (R)	Gate Enable (G)	Q	$\bar{Q}$
		1		
		1		
		1		
		1		
x	x	0		

ตารางบันทึกผลการทดลองที่ 5.2

5.9 ต่อวงจร D ฟลิปฟล็อปโดยสร้างจาก S-R ฟลิปฟล็อป ตามรูปที่ 5.3



รูปที่ 5.3 วงจร D ฟลิปฟล็อป

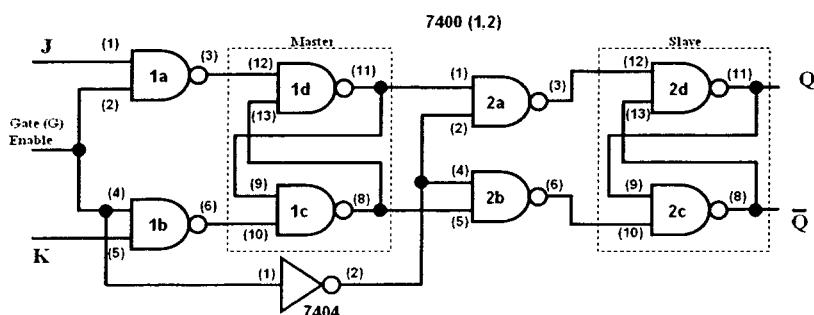
5.10 ต่อสัญญาณข้อมูล D ที่จุดเชื่อมต่อในส่วนวงจรสวิตช์โยก 3 สถานะและต่อ สัญญาณข้อมูล Gate Enable(G) ที่ส่วนสวิตช์กดติดปล่อยคืบ (ดูรูปที่ 4.2)

5.11 ทำการบันทึกผลการทดลองตามตารางบันทึกผลการทดลองที่ 5.3

Input		Output	
D	Gate Enable (G)	Q	$\bar{Q}$
0	1		
1	1		
x	0		

ตารางบันทึกผลการทดลองที่ 5.3

5.12 ต่อวงจร J-K ฟลิปฟล็อปจาก S-R ฟลิปฟล็อป ตามรูปที่ 5.4



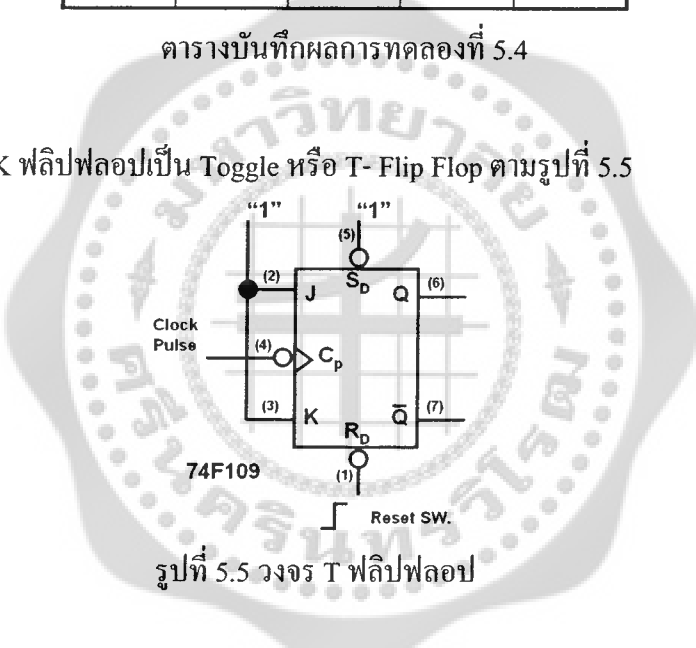
รูปที่ 5.4 วงจร J-K ฟลิปฟล็อป

- 5.13 ต่อสัญญาณข้อมูล J และ K ที่จุดเชื่อมต่อในส่วนวงจรสวิตช์โยก 3 สถานะและต่อสัญญาณข้อมูล Gate Enable(G) ที่ส่วนสวิตช์กดติดปล่อยดับ (ดูรูปที่ 4.2)
- 5.14 ทำการบันทึกผลการทดลองตามตารางบันทึกผลการทดลองที่ 5.4

Input			Output	
J	K	Gate Enable (G)	Q	$\bar{Q}$
0	0	1		
0	1	1		
1	0	1		
1	1	1		
x	x	0		

ตารางบันทึกผลการทดลองที่ 5.4

- 5.15 ต่อวงจร J-K ฟลิปฟล็อปเป็น Toggle หรือ T- Flip Flop ตามรูปที่ 5.5



รูปที่ 5.5 วงจร T ฟลิปฟล็อป

- 5.16 ต่อสัญญาณข้อมูล Clock Pulse ที่ส่วนสวิตช์กดติดปล่อยดับ (ดูรูปที่ 4.2)
- 5.17 ต่อขา (1) ,(5) ที่สภาวะ “1”
- 5.18 บันทึกผลการทดลองตามตารางบันทึกผลการทดลองที่ 5.5

Input JK = “1”	Output	
Clock Pulse	Q	$\bar{Q}$
0		
1		

ตารางบันทึกผลการทดลองที่ 5.5

ใบงานที่ 6

วงจรรนับ (Counter)

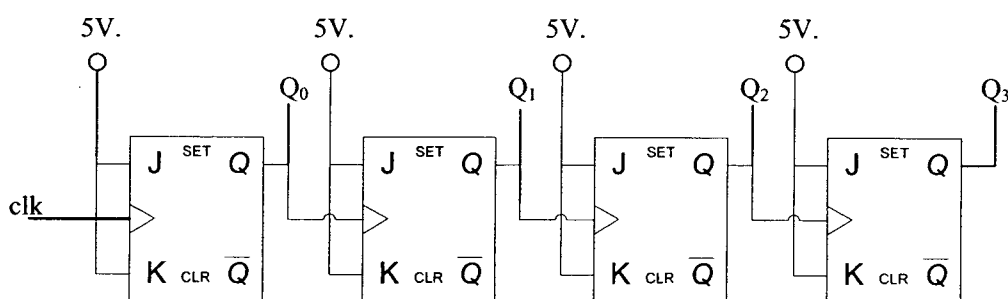
1. วัตถุประสงค์

- 1.1 เพื่อศึกษาการทำงานของวงจรรนับ
- 1.2 สามารถอธิบายการทำงานของวงจรรนับแบบไม่เข้าจังหวะได้
- 1.3 สามารถอธิบายการทำงานของวงจรรนับแบบเข้าจังหวะได้
- 1.4 สามารถประกอบวงจรรนับทั้งแบบเข้าจังหวะและไม่เข้าจังหวะได้
- 1.5 สามารถนำวงจรรนับไปประยุกต์ใช้งานได้

2. ทฤษฎี

วงจรรนับ (counter) เป็นการประยุกต์ใช้งานฟลิปฟล็อปมาต่อรวมกันหลายตัว เพื่อทำหน้าที่ในการนับสัญญาณนาฬิกา (clock) ที่ป้อนเข้าทางอินพุต ในบางครั้งเราเรียกววงจรรนับเป็นวงจรรหารความถี่ การใช้งานวงจรรนับแบ่งออกเป็น 2 ประเภท ได้แก่ วงจรรนับแบบไม่เข้าจังหวะ (Asynchronous Counters) และวงจรรนับแบบเข้าจังหวะ (Synchronous Counters)

วงจรรนับแบบไม่เข้าจังหวะ (Asynchronous Counters) โดยพื้นฐานการสร้างวงจรรนับจากการใช้ J-K Flip Flop หลายตัวมาต่อเข้าด้วยกัน จำนวนการใช้งานฟลิปฟล็อปขึ้นอยู่กับจำนวนบิตที่ต้องการนับ อาทิเช่น ถ้าต้องการวงจรรนับจำนวน 4 บิต ดังนั้นต้องใช้ฟลิปฟล็อปทั้งหมด 4 ตัวด้วยกัน การต่อวงจรรนับจาก J-K Flip Flop แสดงดังรูปที่ 6.1 จากรูปจะนำอินพุต J-K ของฟลิปฟล็อปต่อเข้ากับลอจิก “1” เพื่อเตรียมให้ฟลิปฟล็อปเปลี่ยนสถานะ สำหรับฟลิปฟล็อปตัวแรกจะต่อสัญญาณนาฬิกาเข้าที่ขา clk เพื่อกระตุ้นให้ฟลิปฟล็อปทำงาน ซึ่งทำงานในช่วงขอบขาขึ้น (Positive edge-triggering) ของสัญญาณนาฬิกา ในส่วนทางด้านเอาต์พุตของฟลิปฟล็อปตัวแรก (Q_0) จะถูกต่อเข้ากับขา clk ของฟลิปฟล็อปตัวถัดไปเรื่อยๆจนครบทุกตัว การต่อวงจรรนับในลักษณะนี้บางครั้งเรียกว่า วงจรรนับแบบรืบเปิด (ripple Counter)

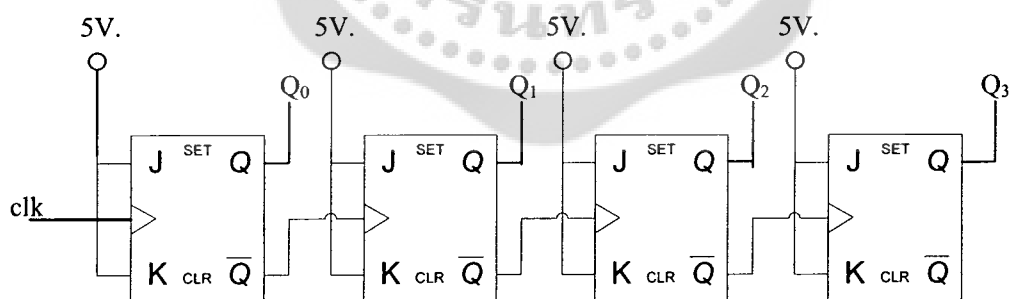


รูปที่ 6.1 วงจรรนับ 4 บิต

รูปที่ 6.2 วงจรนับ MOD-5

รูปที่ 6.2 วงจรนับ MOD-5

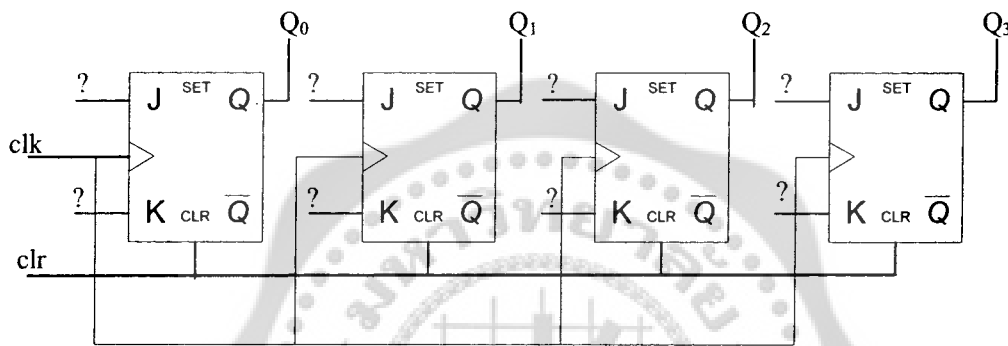
วงจรนับดังกล่าวข้างต้นเป็นวงจรนับแบบไม่เข้าจังหวะที่มีการนับในลักษณะนับขึ้น (count up) โดยการต่อขา Q ของฟลิปฟล็อปตัวแรกไปเป็นตัวกระตุ้นเข้ากับ clk ของฟลิปฟล็อปตัวถัดไป ทำให้วงจรมีการนับขึ้นไปเรื่อยๆ แต่หากเปลี่ยนจาก Q เป็น Q' ของฟลิปฟล็อปตัวแรกไปเป็นตัวกระตุ้นเข้ากับ clk ของฟลิปฟล็อปตัวถัดไป วงจรนับจะสามารถนับลง (count down) ได้



รูปที่ 6.3 วงจรรีบถอยหลัง 4 บิต

วงจรรนับแบบเข้าจังหวะ (Synchronous Counter) หรือบางครั้งเรียกอีกอย่างหนึ่งว่า วงจรรนับแบบขนาน (Parallel Counter) จากวงจรรนับแบบไม่เข้าจังหวะจะใช้สัญญาณจากเอาต์พุตของฟลิปฟล็อปตัวแรกเป็นตัวกระตุ้นให้ฟลิปฟล็อปตัวถัดไปทำงาน ในการทำงานลักษณะนี้จะใช้ได้ดีที่การทำงานความถี่ต่ำ แต่หากต้องทำงานที่ความถี่สูงๆ จะทำให้สถานะเอาต์พุตของฟลิปฟล็อปไม่ตรงกับสัญญาณนาฬิกา เนื่องจากปัญหาความล่าช้า (Propagation Delay)

ของสัญญาณเข้าที่พุทของฟลิปฟล็อปแต่ละตัวทำให้การทำงานของวงจรผิดพลาดไป ดังนั้นการทำงานของวงจรรีบบแบบเข้าจังหวะจะใช้สัญญาณนาฬิกาในการกระตุ้นให้กับฟลิปฟล็อปทุกตัวให้ทำงานพร้อมกัน ส่วนการกำหนดจังหวะการรีบบสามารถทำได้โดยการกำหนดอินพุทของฟลิปฟล็อปแต่ละตัวจากการนำเอาที่พุทก่อนสัญญาณนาฬิกาเป็นอินพุทของฟลิปฟล็อปแต่ละตัว ตามลักษณะการทำงานของวงจรรีบบชนิดนี้ ทำให้สามารถกำหนดการรีบบได้อย่างอิสระ เช่น 1, 2, 5, 7, 9 เป็นต้น การรีบบลักษณะนี้เป็นการรีบบแบบสามารถกำหนดคลลิกซ์จำนวนรีบบได้โดยไม่เรียงจำนวนรีบบเหมือนกับวงจรรีบบแบบไม่เข้าจังหวะ



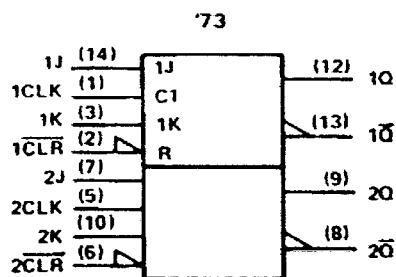
รูปที่ 6.4 วงจรรีบบแบบเข้าจังหวะ 4 บิต

3. อุปกรณ์การทดลอง

- 3.1 ชุดทดลองวงจรดิจิทัล
- 3.2 IC TTL 7476 , 7408
- 3.3 โปรแกรม LOGIC MONITOR

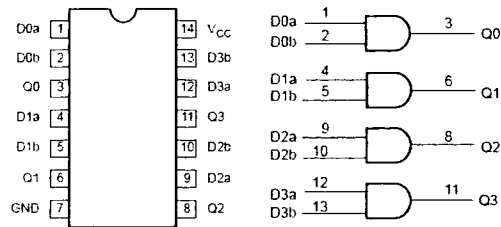
4. คำแนะนำการทดลอง

- ข้อมูลรายละเอียดของขา IC 7473 แสดงตามรูปที่ 6.5



รูปที่ 6.5 แสดงขา IC 7473

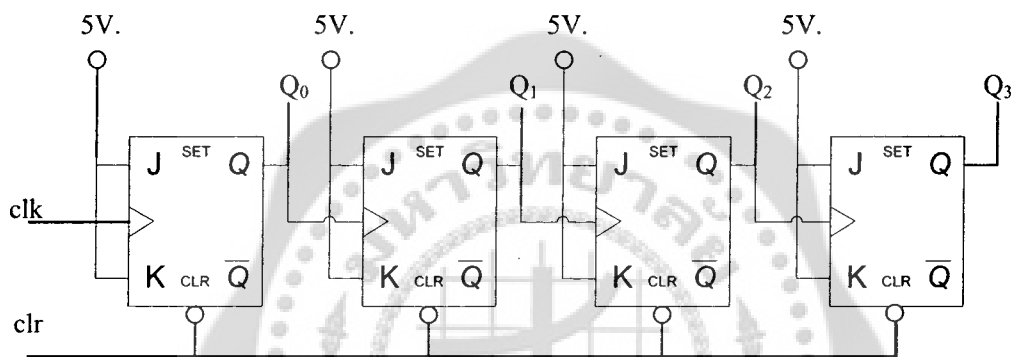
- ข้อมูลรายละเอียดของขา IC 7408 แสดงตามรูปที่ 6.6



รูปที่ 6.6 แสดงขา IC 7408

5. ลำดับขั้นการทดลอง

5.1 ประกอบวงจรตามรูปที่ 5.1 ลงบนชุดทดลอง

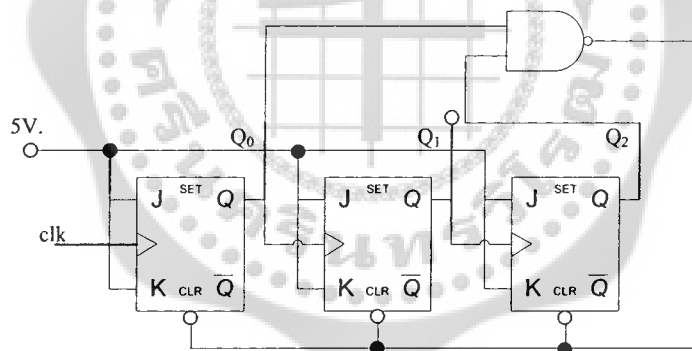


รูปที่ 5.1

- 5.2 ป้อนลอจิก "1" เข้าขา clr ของฟลิปฟล็อปแต่ละตัว
- 5.3 ป้อนสัญญาณอินพุตจากพอร์ต Output from Computer (O_0) เข้าที่ขา clk ของวงจร
- 5.4 ต่อเอาต์พุตของวงจร Q_0 , Q_1 , Q_2 และ Q_3 เข้ากับพอร์ต INPUT to Computer I_0 , I_1 , I_2 และ I_3 ตามลำดับ
- 5.5 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 10 Hz กำหนด Word Generator เป็น 0 – 15
- 5.6 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองในตารางตารางที่ 5.1 ตารางบันทึกผลการทดลอง

รูปสัญญาณ	Input	CLK																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
-----------	-------	-----	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--

5.7 ประกอบวงจรตามรูปที่ 5.2

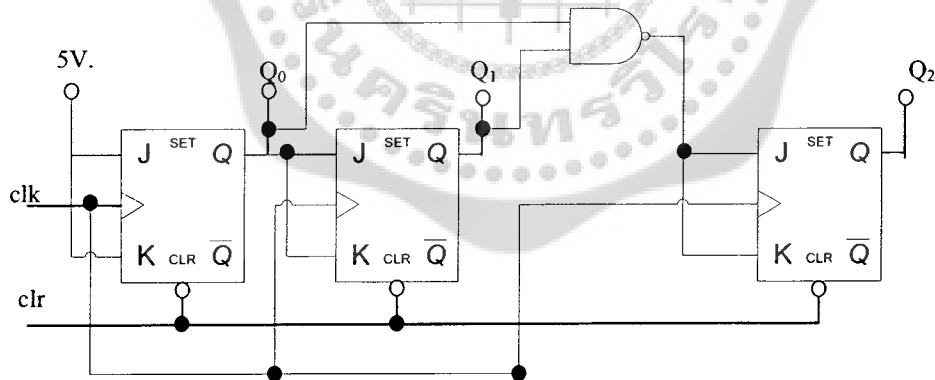


รูปที่ 5.2

- 5.8 ป้อนสัญญาณอินพุตจากพอร์ต Output from Computer (O_0) เข้าที่ขา clk ของวงจร
- 5.9 ค่อยเข้าที่พุทของวงจร Q_0 , Q_1 และ Q_2 เข้ากับพอร์ต INPUT to Computer I_0 , I_1 และ I_2 ตามลำดับ
- 5.10 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 10 Hz กำหนด Word Generator เป็น 0 – 7
- 5.11 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองในตาราง ตารางที่ 5.2 ตารางบันทึกผลการทดลอง

รูปสัญญาณ	Input																
	CLK																
Output	Q_0																
	Q_1																
	Q_2																
	Q_3																
เวลา		t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7	t_8	t_9	t_{10}	t_{11}	t_{12}	t_{13}	t_{14}	t_{15}
ระดับลอจิก	Input	CLK															
	Output	Q_0															
		Q_1															
		Q_2															
		Q_3															

5.12 ประกอบวงจรตามรูปที่ 5.3 เพื่อทดสอบวงจรนับแบบเข้าจังหวะ



รูปที่ 5.3

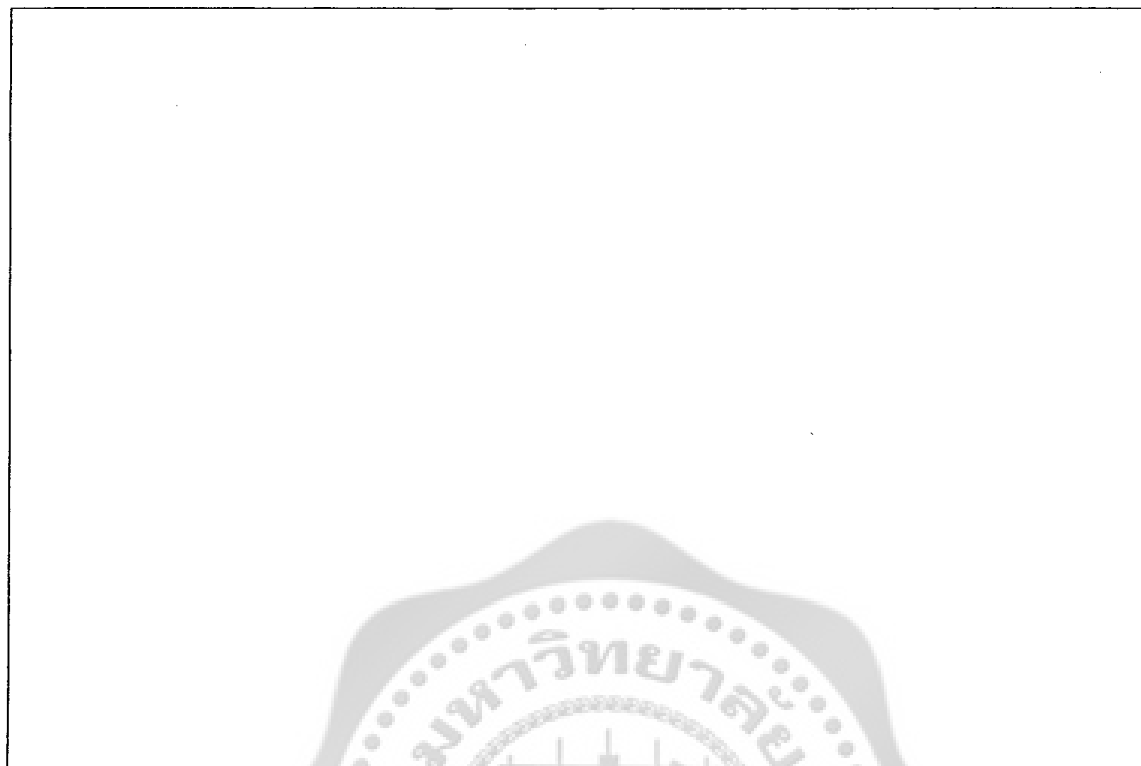
5.13 ป้อนลอจิก “1” เข้าขา clr ของฟลิปฟล็อปแต่ละตัว

5.14 ต่อเข้าที่พหุของวงจร Q_0 , Q_1 และ Q_2 เข้ากับพอร์ต INPUT to Computer I_0 , I_1 และ I_2 ตามลำดับ

5.15 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 10 Hz กำหนด Word Generator เป็น 0 – 10

5.16 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองในตาราง

7. สรุปผลการทดลอง



ใบงานที่ 7

วงจรเลื่อนข้อมูล (Shift register)

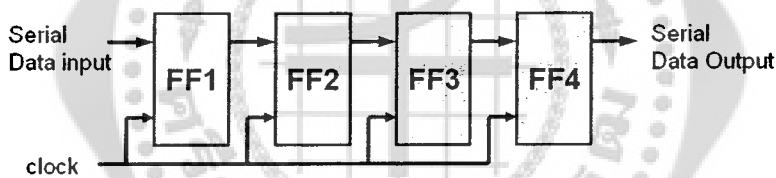
1. วัตถุประสงค์

- 1.1 ศึกษาการทำงานของวงจรเลื่อนข้อมูลเบื้องต้น
- 1.2 สามารถต่อวงจรเลื่อนข้อมูลโดยใช้วงจรฟลิปฟล็อปได้

2. ทฤษฎี

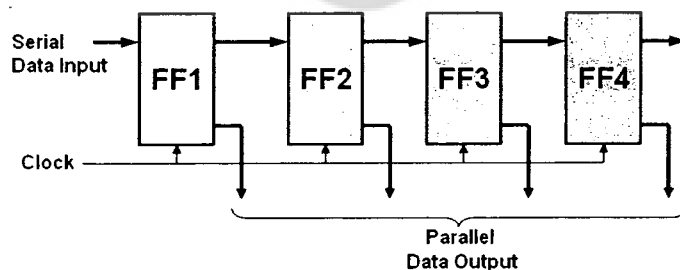
ในวงจรดิจิทัลระดับพื้นฐานมีการกระทำกับข้อมูลแบ่งเป็น 2 แบบคือ การเก็บข้อมูลและการเคลื่อนย้ายข้อมูล วงจร Shift register เป็นวงจรดิจิทัลที่ใช้สำหรับการเคลื่อนย้ายข้อมูลซึ่งข้อมูลที่มีการเคลื่อนย้ายจะถูกจัดเก็บไว้ที่รีจิสเตอร์แต่ละตัวซึ่งมักใช้ D-FlipFlop ในการเก็บข้อมูล ลักษณะของการเคลื่อนย้ายข้อมูลสามารถแบ่งเป็น 4 กลุ่มหลักๆดังนี้

- 2.1 Serial in / Serial out Shift Register เป็นการเคลื่อนย้ายข้อมูลแบบที่ป้อนข้อมูลเข้าไปใน Shift register ในลักษณะอนุกรมและให้ข้อมูลออกจาก Shift register ในแบบอนุกรมดังแสดงในรูปที่ 2.1



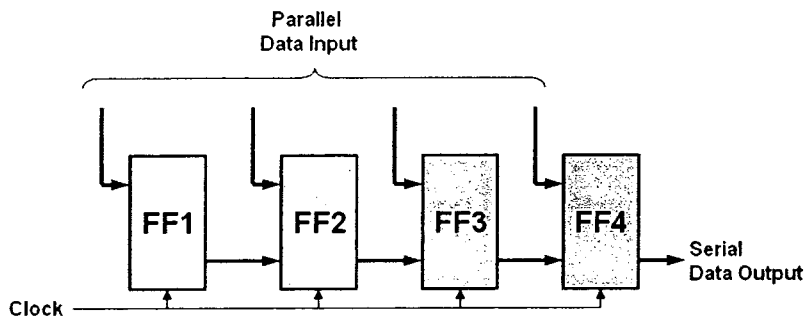
รูปที่ 2.1 Serial in / Serial out Shift Register

- 2.2 Serial in / Parallel out Shift Register เป็นการเคลื่อนย้ายข้อมูลแบบที่ป้อนข้อมูลเข้าไปใน Shift register ในลักษณะอนุกรมและให้ข้อมูลออกจาก Shift register แบบขนานดังแสดงในรูปที่ 2.2



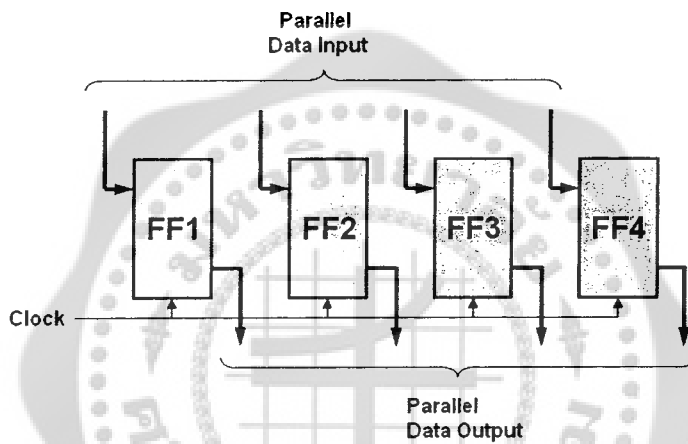
รูปที่ 2.2 Serial in / Parallel out Shift Register

- 2.3 Parallel in / Serial out Shift Register เป็นการเคลื่อนย้ายข้อมูลแบบที่ป้อนข้อมูลเข้าไปใน Shift register ในลักษณะขนานและให้ข้อมูลออกจาก Shift register แบบอนุกรมดังแสดงในรูปที่ 2.3



รูปที่ 2.3 Parallel in / Serial out Shift Register

2.4 Parallel in / Parallel out Shift Register เป็นการเคลื่อนย้ายข้อมูลแบบที่ป้อนข้อมูลเข้าไปใน Shift register ในลักษณะขนานและให้ข้อมูลออกจาก Shift register ในแบบขนานดังแสดงในรูปที่ 2.4

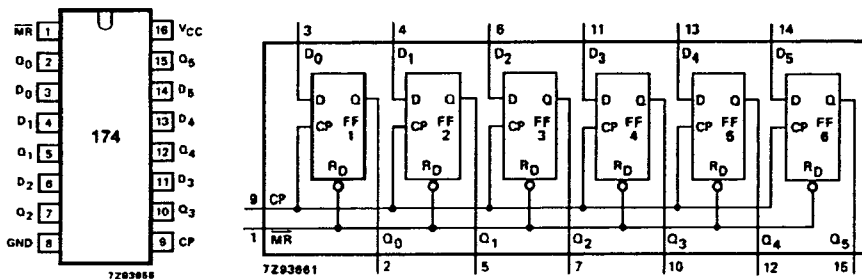


รูปที่ 2.4 Parallel in / Parallel out Shift Register

3. อุปกรณ์การทดลอง

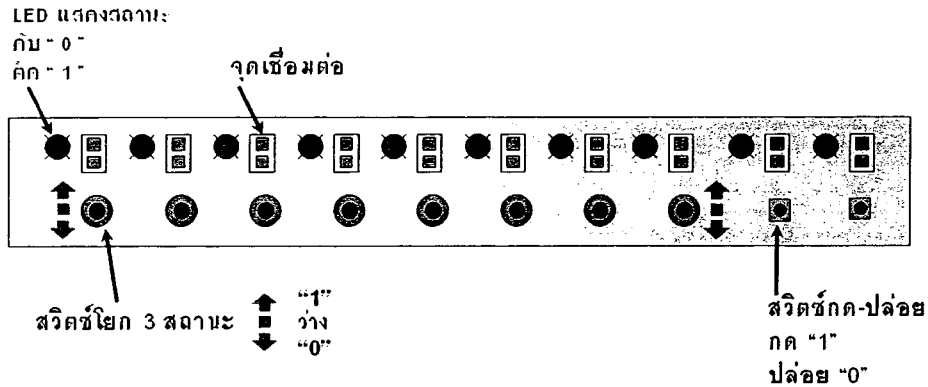
- 3.1 แหล่งจ่ายไฟ 5 V
- 3.2 แผงวงจรทดลอง
- 3.3 IC TTL 7404 , 7408 , 7432 , 74HC174
- 3.4 โปรแกรม LOGIC MONITOR

4. คำแนะนำการทดลอง



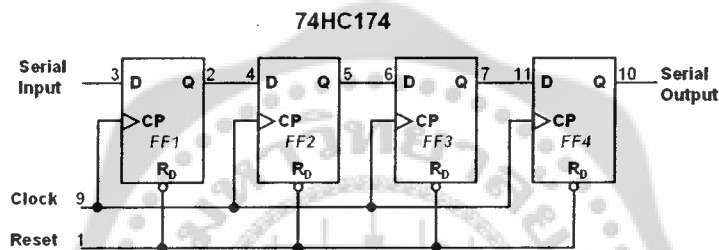
รูปที่ 4.1 แสดงรูปขา IC 74HC174

วงจรสวิตช์



5. ลำดับขั้นการทดลอง

5.1 ทำการต่อวงจรเลื่อนข้อมูลแบบ SISO ตามรูปที่ 5.1



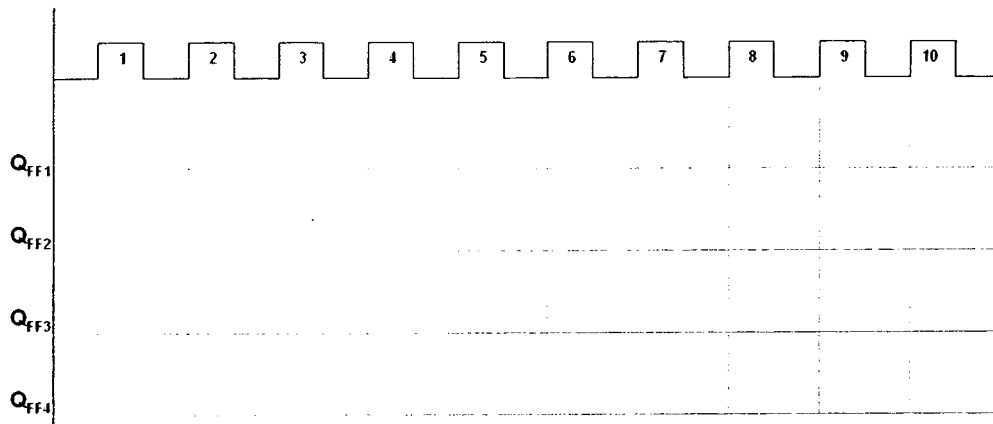
รูปที่ 5.1 วงจรเลื่อนข้อมูลแบบ SISO

- 5.2 ต่อสัญญาณ Reset จากวงจรเข้าที่วงจรสวิตช์ที่จุดเชื่อมต่อที่มีสถานะปกติเป็น "1"
- 5.3 ต่อสัญญาณ Clock เข้าที่จุดเชื่อมต่อวงจรสวิตช์กดปล่อย
- 5.4 ต่อสัญญาณ Serial Output ที่ LED แสดงผล (จุดเชื่อมต่อ 4) บนแผงวงจรทดลอง
- 5.5 ทำการป้อนข้อมูล Serial Input เป็น "0101" ตามตารางบันทึกผลการทดลองที่ 5.1 และป้อนสัญญาณ Clock ตามจังหวะการกดสวิตช์ สังเกตผลที่ LED Output และบันทึกผลการทดลองลงในตาราง

Clock	1	2	3	4	6	7	8	9	10
Serial Input	1	0	1	0	-	-	-	-	-
[LED] Serial Output									

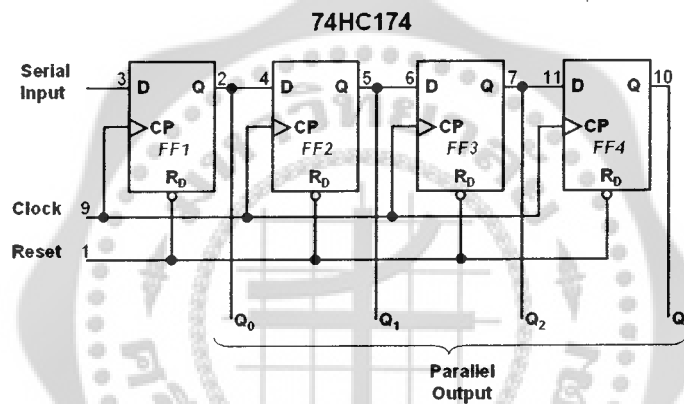
ตารางบันทึกผลการทดลองที่ 5.1

5.6 เขียน Output Timing Diagram ของฟลิปฟlopแต่ละตัวที่ได้จากการทดลองตามข้อ 5.5



Output Timing Diagram [SISO]

5.7 ทำการต่อวงจรเลื่อนข้อมูลแบบ SIPO ตามรูปที่ 5.2



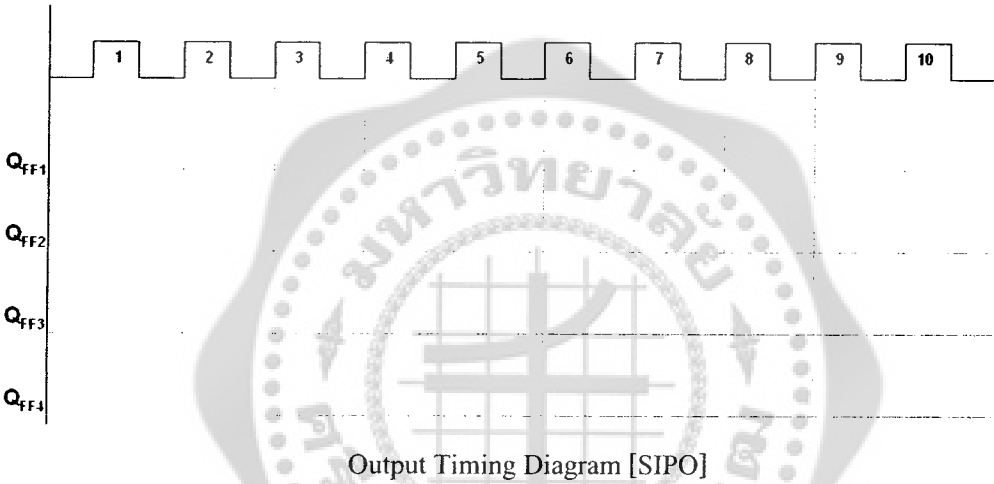
รูปที่ 5.2 วงจรเลื่อนข้อมูลแบบ SIPO

- 5.8 ต่อสัญญาณ Reset จากวงจรเข้าที่วงจรสวิตช์ที่จุดเชื่อมต่อที่มีสถานะปกติเป็น “1”
- 5.9 ต่อสัญญาณ Clock เข้าที่จุดเชื่อมต่อวงจรสวิตช์กดติดปล่อยดับ
- 5.10 ต่อสัญญาณ Parallel Output (Q_0, Q_1, Q_2, Q_3) ที่ LED แสดงผล (จุดเชื่อมต่อ 4) บนแผงวงจรทดลอง
- 5.11 ทำการป้อนข้อมูล Serial Input เป็น “1001” ตามตารางบันทึกผลการทดลองที่ 5.2 และป้อนสัญญาณ Clock ตามจังหวะการกดสวิตช์ สังเกตผลที่ LED Output (Q_0, Q_1, Q_2, Q_3) และบันทึกผลการทดลองลงในตาราง

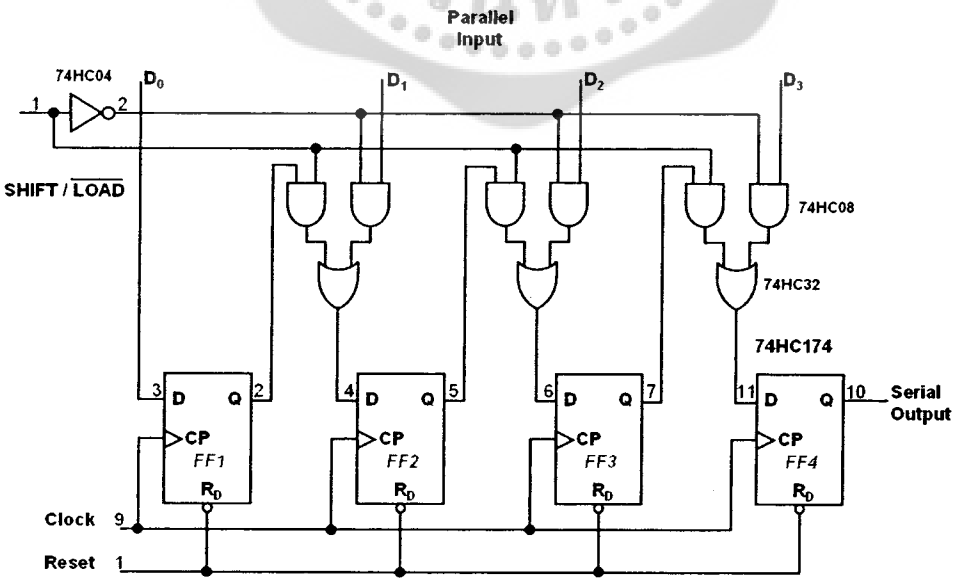
Clock		1	2	3	4	6	7	8	9	10
Serial Input		1	0	0	1	-	-	-	-	-
Parallel Output	[LED] Q ₀									
	[LED] Q ₁									
	[LED] Q ₂									
	[LED] Q ₃									

ตารางบันทึกผลการทดลองที่ 5.2

5.12 เขียน Output Timing Diagram ของฟลิปฟล็อปแต่ละตัวที่ได้จากการทดลองตามข้อ 5.11



5.13 ทำการต่อวงจรเลื่อนข้อมูลแบบ PISO ตามรูปที่ 5.3



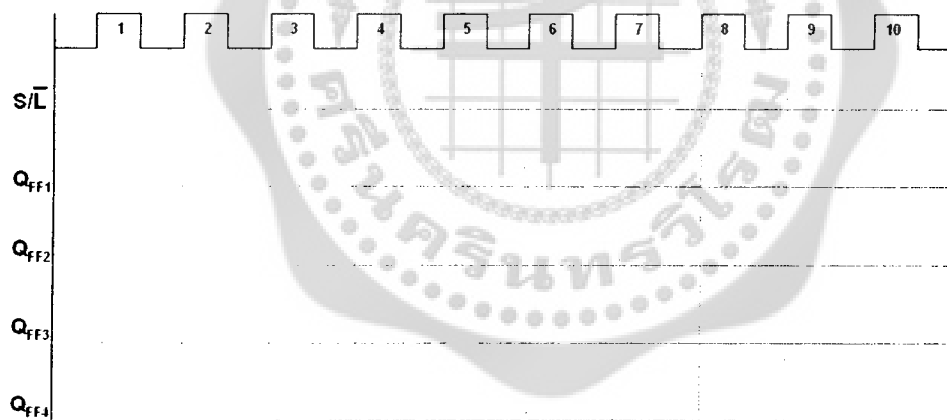
รูปที่ 5.3 วงจรเลื่อนข้อมูลแบบ PISO

- 5.14 ต่อสัญญาณ Reset จากวงจรเข้าที่วงจรสวิตช์ที่จุดเชื่อมต่อที่มีสถานะปกติเป็น “1”
- 5.15 ต่อสัญญาณ Clock เข้าที่จุดเชื่อมต่อวงจรสวิตช์กดติดปล่อยดับ
- 5.16 ต่อสัญญาณ Shift/Load กับสวิตช์โยก โดยที่ “1” หมายถึง สถานะการเลื่อนข้อมูลและ “0” หมายถึงการโหลดข้อมูลเข้าทาง Parallel Input
- 5.17 ทำการต่อ Serial Output ที่ LEDแสดงผล (จุดเชื่อมต่อ 4) บนแผงวงจรทดลอง
- 5.18 ทำการโหลดข้อมูล (D_0, D_1, D_2, D_3) เป็น “1101” โดยเลื่อนสวิตช์โยกมาที่สถานะ Load (“0”) และเลื่อนสวิตช์โยกมาที่สถานะ Shift (“1”) เพื่อทำการเลื่อนข้อมูลและป้อนสัญญาณ Clock โดยกดสวิตช์กดติดปล่อยดับสังเกตผลและบันทึกผลการทดลองลงในตารางบันทึกผลการทดลองที่ 5.3

Parallel Input				SHIFT / LOAD	Clock										
D ₃	D ₂	D ₁	D ₀		No.	1	2	3	4	5	6	7	8	9	10
1	0	1	1		[LED] Serial Output										

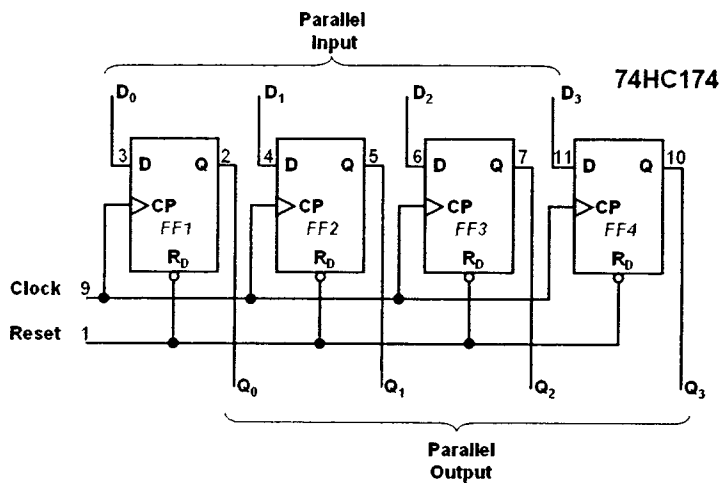
ตารางบันทึกผลการทดลองที่ 5.3

- 5.19 เขียน Output Timing Diagram ของฟลิปฟล็อปแต่ละตัวที่ได้จากการทดลองตามข้อ 5.18



Output Timing Diagram [PISO]

- 5.20 ทำการต่อวงจรเลื่อนข้อมูลแบบ PIPO ตามรูปที่ 5.4



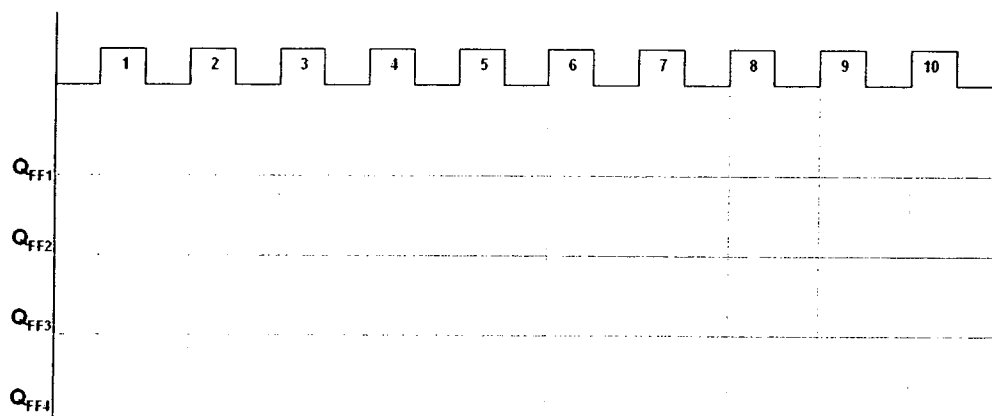
รูปที่ 5.4 วงจรเลื่อนข้อมูลแบบ PIPO

- 5.21 ต่อสัญญาณ Reset จากวงจรเข้าที่วงจรสวิตช์ที่จุดเชื่อมต่อที่มีสถานะปกติเป็น “1”
- 5.22 ต่อสัญญาณ Clock เข้าที่จุดเชื่อมต่อวงจรสวิตช์กดติดปล่อยดับ
- 5.23 ทำการป้อนข้อมูล Parallel input ตามตารางบันทึกผลการทดลองที่ 5.4 และป้อนสัญญาณ Clock โดยกดสวิตช์กดติดปล่อยดับสังเกตผลและบันทึกผลการทดลองลงในตาราง

Parallel Input				Clock	Parallel Output			
D ₃	D ₂	D ₁	D ₀		Q ₃	Q ₂	Q ₁	Q ₀
0	1	0	1	1				
1	0	0	1	2				
0	1	1	0	3				
1	1	0	0	4				
0	0	1	1	5				

ตารางบันทึกผลการทดลองที่ 5.4

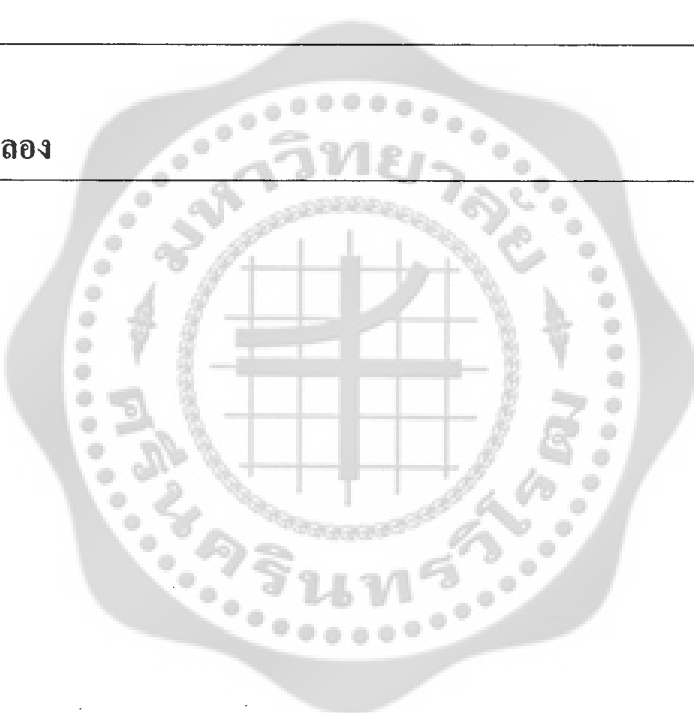
5.24 เขียน Output Timing Diagram ของฟลิปฟล็อปแต่ละตัวที่ได้จากการทดลองตามข้อ 5.11



Output Timing Diagram [PIPO]

6. วิเคราะห์ผลการทดลอง

7. สรุปผลการทดลอง



ใบงานที่ 8

การเข้ารหัสและการถอดรหัส (Encoder and Decoder)

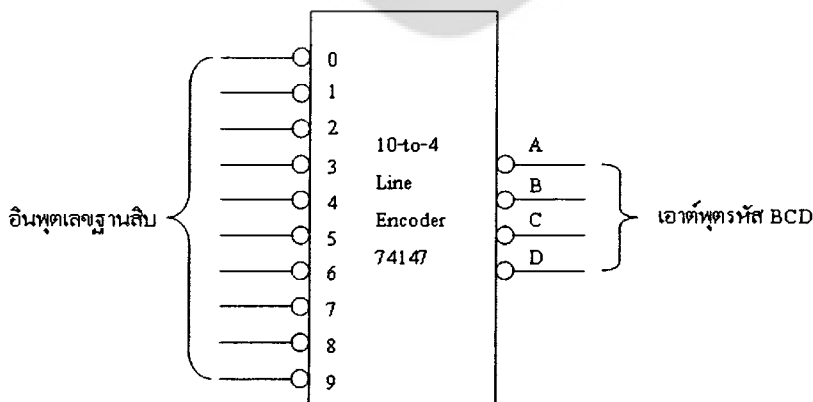
1. วัตถุประสงค์

- 1.1 เพื่อศึกษาการทำงานของวงจรเข้ารหัสและถอดรหัส
- 1.2 สามารถอธิบายการทำงานของวงจรเข้ารหัสและถอดรหัสได้
- 1.3 สามารถประยุกต์ใช้งานวงจรเข้ารหัสและถอดรหัสได้

2. ทฤษฎี

วงจรเข้ารหัส (Encoder)

วงจรเข้ารหัสเป็นวงจรคอมไบเนชันลอจิกที่มีฟังก์ชันการทำงานตรงข้ามกับวงจรถอดรหัส วงจรเข้ารหัสมีหน้าที่ในการเปลี่ยนสัญลักษณ์อื่น อาทิเช่น เลขฐานสิบ (decimal digit) เลขฐานแปด (octal digit) หรือรหัสต่างๆ จากอินพุตเพื่อที่จะเปลี่ยนอินพุตเหล่านั้นให้เป็นเลขฐานสองหรือรหัส BCD การเข้ารหัสของข้อมูลมีความสำคัญอย่างยิ่งเนื่องจากระบบดิจิทัลสามารถรับข้อมูลที่เป็นเลขฐานสองเท่านั้น ตัวอย่างเช่น การป้อนข้อมูลเข้าเครื่องคอมพิวเตอร์ผ่านทางแป้นพิมพ์ซึ่งเป็นตัวอักษรหรือตัวเลข อินพุตเหล่านี้จะถูกเปลี่ยนให้เป็นเลขฐานสองรหัสต่างๆ กัน เป็นต้น สัญลักษณ์ของตัวเข้ารหัสและตารางการทำงานแสดงดังรูปที่ 8.1 และ รูปที่ 8.2



รูปที่ 8.1 สัญลักษณ์ของตัวเข้ารหัส

INPUTS									OUTPUTS			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	X	L	H	H	H	H	L	L	H
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

H = high logic level, L = low logic level, X = irrelevant

รูปที่ 8.2 ตารางความจริงฟังก์ชันการทำงานของ 74147

สัญลักษณ์ตามรูปที่ 8.1 เป็นไอซีสำหรับแปลงเลขฐานสิบให้เป็นรหัสบีซีดี (BCD code) ซึ่งเป็นการทำงานที่ระดับต่ำ (active low) ดังนั้นสามารถเขียนตารางการทำงานได้ตามตารางที่ 8.1

ตารางที่ 8.1 แสดงผลการแปลงเลขฐานสิบเป็นรหัสบีซีดี

เลขฐานสิบ	BCD Code			
	D ₈	C ₄	B ₂	A ₁
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

จากตารางที่ 8.1 เมื่อพิจารณาเอาต์พุต A-D ที่เป็น “1” สามารถนำมาเขียนเป็นสมการได้เป็น

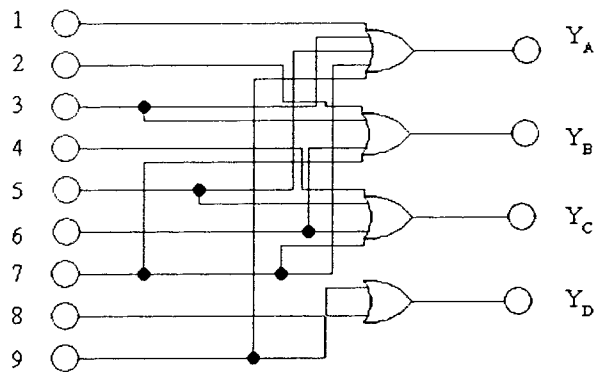
$$Y_A = 1 + 3 + 5 + 7$$

$$Y_B = 2 + 3 + 6 + 7$$

$$Y_C = 4 + 5 + 6 + 7$$

$$Y_D = 8 + 9$$

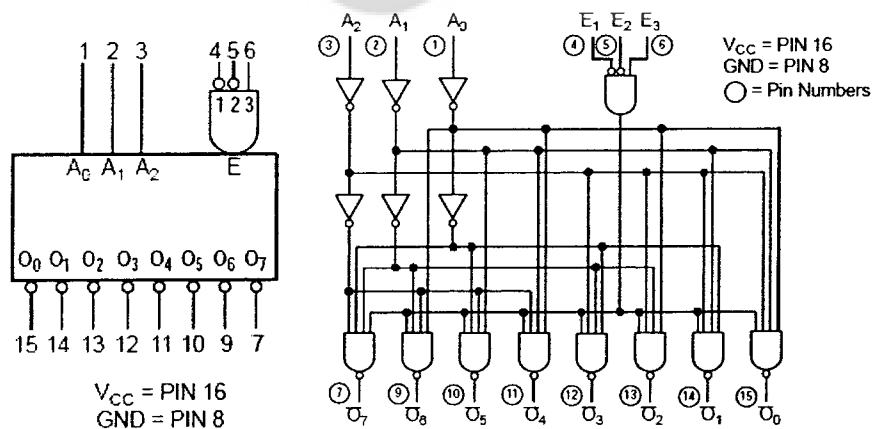
เมื่อนำสมการเข้าที่พุดที่ได้มาสร้างเป็นวงจรลอจิกพื้นฐานสามารถเขียนได้ดังนี้



รูปที่ 8.3 วงจรเข้ารหัสพื้นฐาน

วงจรถอดรหัส (Decoder)

วงจรถอดรหัสเป็นประเภทวงจรคอมไบเนชันอีกตัวหนึ่งที่มีจำนวนอินพุต n อินพุต และเอาต์พุต 2^n วงจรถอดรหัสมีความสำคัญมากสำหรับการนำไปประยุกต์ใช้งาน และสามารถนำไปใช้งานที่หลากหลาย หลักการทำงานของ วงจรถอดรหัส คือทำหน้าที่คัดเลือกให้อาต์พุตสามารถทำงานได้เพียงเอาต์พุตเดียว เมื่อป้อนสัญญาณเข้าทางอินพุตให้กับ Decoder โดยทั่วไปตัว Decode จะถูกกำหนดให้มีการทำงานที่ค่าระดับสัญญาณเข้าทางอินพุตเป็นระดับสูง (active high) หรือระดับลอจิกสัญญาณ “1” ส่วนทางเอาต์พุตจะถูกกำหนดให้มิต่ำระดับการทำงานที่ค่าระดับสัญญาณต่ำ (active low) หรือระดับสัญญาณ “0” นอกเหนือจากขาสัญญาณอินพุตและเอาต์พุต Decoder ยังจะประกอบด้วยขาสัญญาณควบคุมการทำงาน 3 ขาคู่ด้วยกัน ซึ่ง Decoder ดังที่กล่าวมานี้ตามรูปที่ 1 เป็นไอซีลอจิกเกตเบอร์ 74138 เป็น decoder 3 อินพุต



รูปที่ 8.4 สัญลักษณ์และลอจิกไดอะแกรมของวงจร decoder 3 อินพุต

เมื่อพิจารณาตารางที่ 8.1 เป็นตารางความจริงการทำงานของวงจร decoder ที่มีอินพุต 3 อินพุต และมีเอาต์พุต 8 เอาต์พุตด้วยกัน ซึ่งเราสามารถหาความสัมพันธ์ทางเอาต์พุต ที่แปด

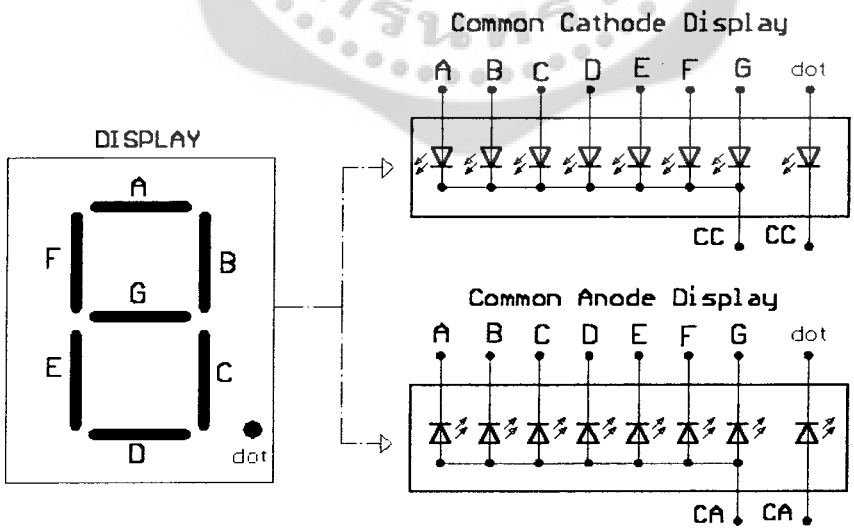
อยู่กับค่าสัญญาณลอจิกอินพุตได้ เมื่อพิจารณาผลทางเข้าที่พุทได้ว่า เมื่ออินพุต ($A_2A_1A_0$) มีค่า “000” และขาควบคุม E_3 มีค่า “1” ทำให้เข้าที่พุท O_0 สามารถทำงานได้เพียงเข้าที่พุทเดียวเท่านั้น ตามตารางที่ 8.2

ตารางที่ 8.2 ตารางความจริงแสดงการทำงานของ decode 3 อินพุต

INPUTS						OUTPUTS							
E_1	E_2	E_3	A_0	A_1	A_2	O_0	O_1	O_2	O_3	O_4	O_5	O_6	O_7
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

H = HIGH Voltage Level
L = LOW Voltage Level
X = Don't Care

การประยุกต์ใช้งาน decoder ที่นิยมนำมาต่อใช้งานทำหน้าที่ในการขับ LED 7 ส่วน สำหรับการแปลงรหัส BCD 4 บิต ให้เป็นเลขฐานสิบในการแสดงผล 0 – 9 ซึ่งไอซีลอจิกเกตที่นำมาใช้ในการขับ LED 7 ส่วนนั้นเป็นเบอร์ 7447 เป็นการทำงานระดับสัญญาณต่ำ (active low) และส่วนเบอร์ 7448 และ 7449 เป็นการทำงานระดับสัญญาณสูง (active high) โดยที่ตัวแสดงผล LED 7 ส่วนสามารถแบ่งออกตามโครงสร้างได้ 2 ชนิด คือ ชนิดแอโนดร่วม (common anode) และ ชนิดแคโทดร่วม (common cathode) ดังแสดงในรูปที่ 8.5



รูปที่ 8.5 ตัวแสดงผล LED 7 ส่วน

3. อุปกรณ์การทดลอง

3.1 แหล่งจ่ายไฟ 5-V.

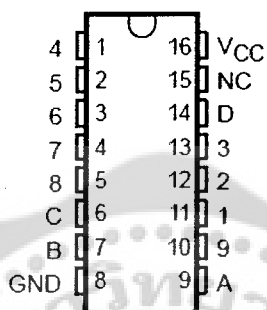
3.2 ชุดทดลอง

3.3 IC TTL 74147, 7442, 7404, 7447, 74138

3.4 โปรแกรม LOGIC MONITOR

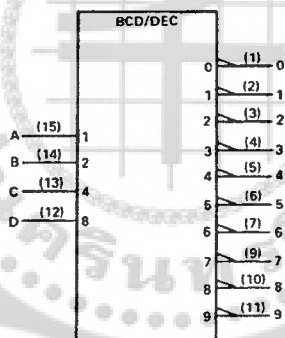
4. คำแนะนำการทดลอง

- ข้อมูลรายละเอียดของขา IC 74147 แสดงตามรูปที่ 8.6



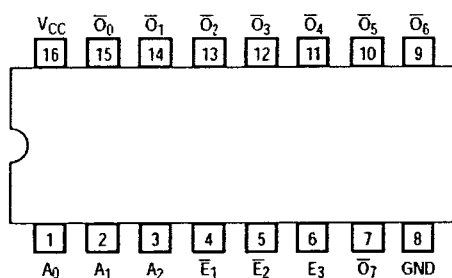
รูปที่ 8.6 แสดงขา IC 74147

- ข้อมูลรายละเอียดของขา IC 7442 แสดงตามรูปที่ 8.7



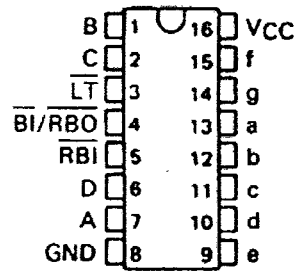
รูปที่ 8.7 แสดงขา IC 7442

- ข้อมูลรายละเอียดของขา IC 7413 แสดงตามรูปที่ 8.8



รูปที่ 8.8 แสดงขา IC 74138

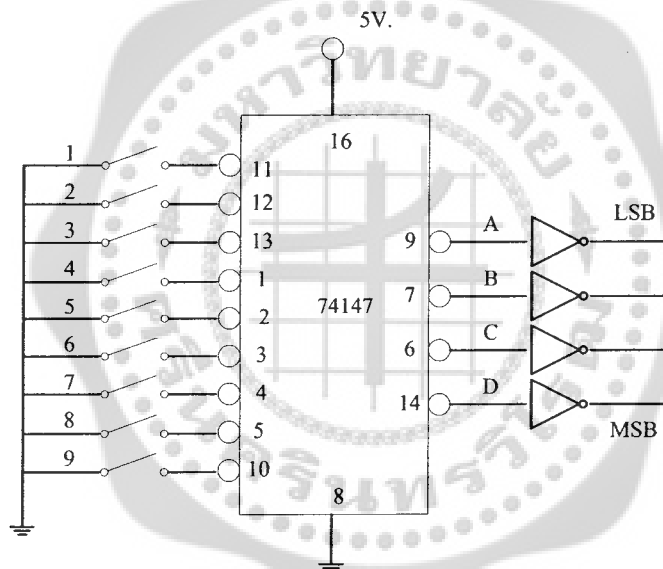
- ข้อมูลรายละเอียดของขา IC 7447 แสดงตามรูปที่ 8.9



รูปที่ 8.9 แสดงขา IC 7447

5. ลำดับขั้นตอนการทดลอง

- 5.1 ประกอบวงจรตามรูปที่ 5.1 บนชุดทดลองวงจรดิจิทัลโดยต่ออินพุต 1 - 9 เข้ากับสวิตช์ และต่อเอาต์พุตทั้ง A - D เข้ากับ LED



รูปที่ 5.1

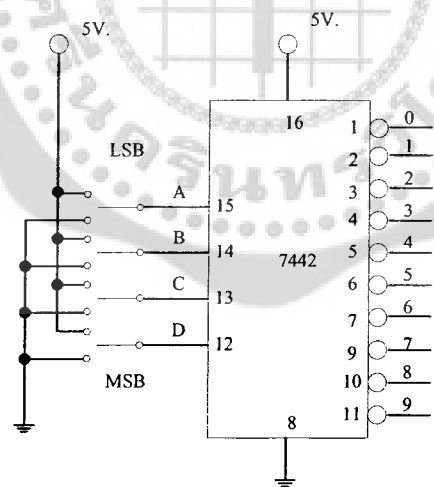
- 5.2 ทดลองเปลี่ยนสวิตช์ตามตารางบันทึกผลการทดลอง เมื่อแทนตำแหน่งสวิตช์ 1 - 9 เมื่อลอจิกเป็น “0” ด้วยการปิดสวิตช์ และเปิดสวิตช์ 1 - 9 เมื่อลอจิกเป็น “1” บันทึกผลการทดลองลงใน

ตารางที่ 5.1 ตารางบันทึกผลการทดลอง

อินพุต									เอาต์พุต			
1	2	3	4	5	6	7	8	9	D	C	B	A
1	1	1	1	1	1	1	1	1				
X	X	X	X	X	X	X	X	0				
X	X	X	X	X	X	X	0	1				
X	X	X	X	X	X	0	1	1				
X	X	X	X	X	0	1	1	1				
X	X	X	X	0	1	1	1	1				
X	X	X	0	1	1	1	1	1				
X	X	0	1	1	1	1	1	1				
X	0	1	1	1	1	1	1	1				
0	1	1	1	1	1	1	1	1				

ตารางบันทึกผลการทดลอง

5.3 ประกอบวงจรตามรูปที่ 5.2



รูปที่ 5.2

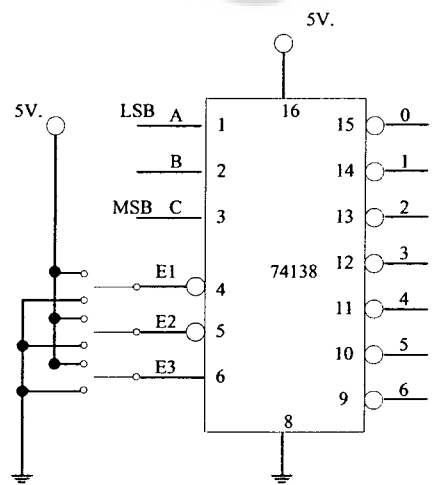
5.4 ทดลองเปลี่ยนสวิตช์ตามตารางบันทึกผลการทดลอง เมื่อแทนตำแหน่งสวิตช์ A - D ด้วยลอจิกเป็น “0” เมื่อต่อสวิตช์เข้ากับ GND และแทนตำแหน่งสวิตช์ A - D ด้วยลอจิกเป็น “1” เมื่อต่อสวิตช์เข้ากับ 5-V. บันทึกผลการทดลองลงในตารางบันทึกผลการทดลอง

ตารางที่ 5.2 ตารางบันทึกผลการทดลอง

อินพุต				เอาต์พุต									
D	C	B	A	0	1	2	3	4	5	6	7	8	9
0	0	0	0										
0	0	0	1										
0	0	1	0										
0	0	1	1										
0	1	0	0										
0	1	0	1										
0	1	1	0										
0	1	1	1										
1	0	0	0										
1	0	0	0										
1	0	1	0										
1	0	1	1										
1	1	0	0										
1	1	0	1										
1	1	1	0										
1	1	1	1										

ตารางบันทึกผลการทดลอง

5.5 ประกอบวงจรตามรูปที่ 5.3



รูปที่ 5.3

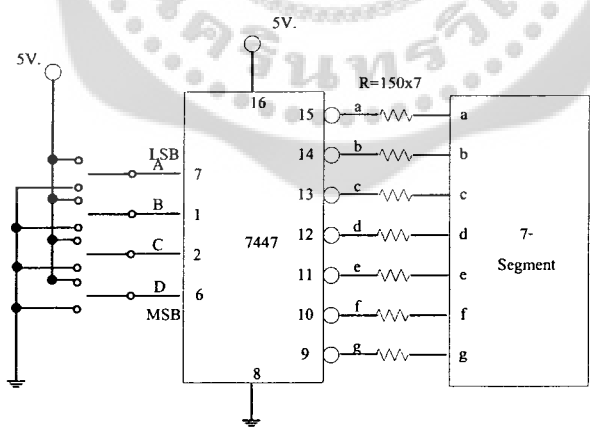
5.6 ทดลองเปลี่ยนสวิตช์ตามตารางบันทึกผลการทดลอง พร้อมสังเกตและบันทึกผล

ตารางที่ 5.3 ตารางบันทึกผลการทดลอง

อินพุต						เอาต์พุต							
E3	E2	E1	C	B	A	Q ₀	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆	Q ₇
0	0	0	X	X	X								
0	1	1	X	X	X								
1	0	1	X	X	X								
0	0	0	0	0	0								
0	0	0	0	0	1								
0	0	0	0	1	0								
0	0	0	0	1	1								
0	0	0	1	0	0								
0	0	0	1	0	1								
0	0	0	1	1	0								
0	0	0	1	1	1								

ตารางบันทึกผลการทดลอง

5.7 ประกอบวงจรตามรูปที่ 5.4



รูปที่ 5.4

5.8 ป้อนอินพุตตามตาราง พร้อมทั้งบันทึกผลการทดลอง

อินพุต				เอาท์พุต							แสดงผลเลขฐานสิบ
D	C	B	A	a	b	c	d	e	f	g	
0	0	0	0								
0	0	0	1								
0	0	1	0								
0	0	1	1								
0	1	0	0								
0	1	0	1								
0	1	1	0								
0	1	1	1								
1	0	0	0								
1	0	0	1								
1	0	1	0								
1	0	1	1								
1	1	0	0								
1	1	0	1								
1	1	1	0								
1	1	1	1								

ตารางบันทึกผลการทดลอง

6. วิเคราะห์ผลการทดลอง

7. สรุปผลการทดลอง

--



ใบงานที่ 9

มัลติเพล็กซ์และดีมัลติเพล็กซ์ (Multiplex and Demultiplex)

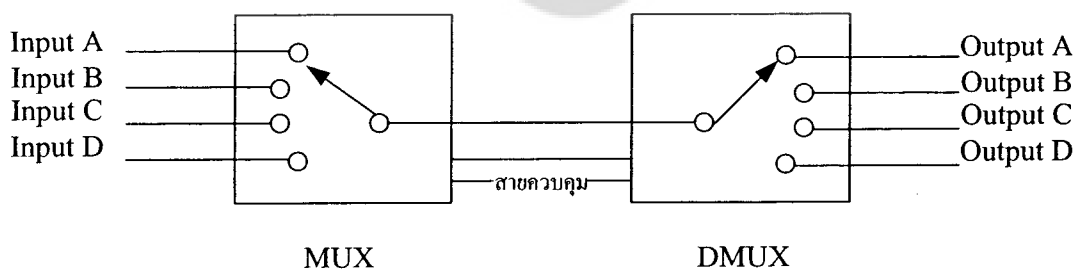
1. วัตถุประสงค์

- 1.1 เพื่อศึกษาการทำงานวงจรมัลติเพล็กซ์และดีมัลติเพล็กซ์
- 1.2 สามารถอธิบายการทำงานของวงจรมัลติเพล็กซ์และดีมัลติเพล็กซ์
- 1.3 สามารถประกอบวงจรมัลติเพล็กซ์และดีมัลติเพล็กซ์ ได้
- 1.4 สามารถประยุกต์ใช้งานวงจรมัลติเพล็กซ์และดีมัลติเพล็กซ์ได้

2. ทฤษฎี

ในการส่งสัญญาณหรือข้อมูลจากจุดหนึ่งไปสู่อีกจุดหนึ่งของข้อมูลที่มีมากกว่า 1 อินพุต โดยในแต่ละอินพุตจะมี ตัวรับเป็นของแต่ละอินพุตนั้น โดยทั่วไปการส่งสัญญาณนั้นจะใช้สายในการส่งสัญญาณ ซึ่งเป็นวิธีการที่ทำได้ง่าย แต่หากสัญญาณมีจำนวนมาก การใช้สายนั้นจำเป็นต้องใช้สายเป็นจำนวนมากและทำให้เกิดสิ้นเปลืองเกิดขึ้น ดังนั้นจึงใช้วิธีสำหรับส่งสัญญาณจำนวนนี้ไปในสายเพียงเส้นเดียว แต่ต้องใช้เวลาาร่วมกันโดยการนำสัญญาณทุกตัวมารวมกันที่จุดอินพุต ณ จุดส่ง และส่งออกไปโดยใช้สายเพียงเส้นเดียว การส่งสัญญาณแบบนี้เรียกว่า มัลติเพล็กซ์ (Multiplex : MUX) เมื่อสัญญาณไปถึงจุดรับจะมีตัวแยกสัญญาณออกตามจำนวนอินพุต ที่ส่งมา เรียกตัวแยกสัญญาณว่า ดีมัลติเพล็กซ์ (Demultiplex : DMUX) ดังรูปที่

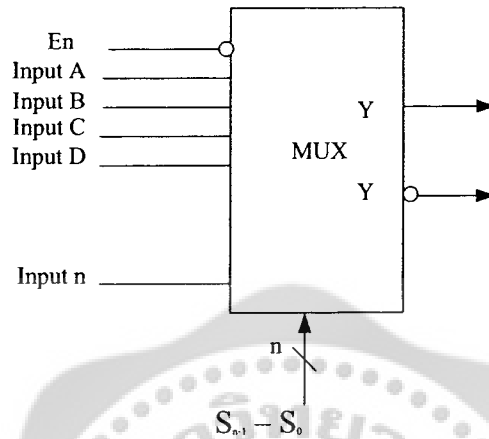
9.1



รูปที่ 9.1 โครงสร้างของวงจรมัลติเพล็กซ์และดีมัลติเพล็กซ์

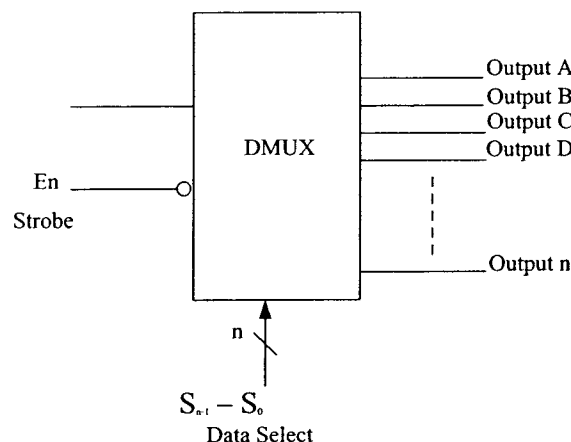
- 2.1 มัลติเพล็กซ์ (Multiplex : MUX) เป็นวงจรคอมไบเนชัน ที่ทำหน้าที่ในการเลือกเส้นทางของสัญญาณอินพุตเพียงอินพุตเดียวจากหลายอินพุต ในบางครั้งเรียกว่า Data selection โดยตัว MUX จะมีอินพุตหลายอินพุต แต่จะมีเอาต์พุตเพียงเอาต์พุตเดียว ในการเลือก

อินพุตในการส่งสัญญาณ จำเป็นต้องมีสัญญาณควบคุมในการเลือกอินพุตเพื่อส่งสัญญาณออกทางเอาต์พุต ดังนั้นจำนวนอินพุตจะขึ้นอยู่กับสัญญาณควบคุม หากมีสัญญาณควบคุมจำนวน n สัญญาณ ทำให้สามารถใช้งานทางด้านอินพุตได้เป็นจำนวน 2^n ของสัญญาณอินพุต



รูปที่ 9.2 สัญลักษณ์ของวงจรมัลติเพล็กซ์

- 2.2 คีมัลติเพล็กซ์ (Demultiplex : DMUX) เป็นวงจรที่มีหน้าที่ทำงานตรงข้ามกับ MUX แต่จะมีหลักการทำงานเหมือนกับ MUX ในการเลือกสัญญาณ เพียงแต่ DMUX จะมีอินพุตเดียว และมีหลายเอาต์พุตตามสัญญาณควบคุม ถ้าหากมีสัญญาณควบคุม (S_n) จำนวน n สัญญาณ เอาต์พุตของ DMUX จะมีจำนวน 2^n เอาต์พุต เมื่อลองพิจารณาการทำงานของ DMUX พบว่ามีการทำงานเหมือนกับตัวถอดรหัส ดังนั้นการออกแบบวงจรดิจิทัลจะใช้งานไอซีสำเร็จรูป Decoder แทน DMUX ได้ ซึ่งไอซีสำเร็จ DMUX จะไม่มีการผลิตออกมา ซึ่งบางครั้งเราเรียกไอซีชนิดนี้ว่า Decoder/Demultiplex โดยมีสัญลักษณ์ดังรูปที่ 9.3



รูปที่ 9.3 สัญลักษณ์ของวงจรคีมัลติเพล็กซ์

3. อุปกรณ์การทดลอง

3.1 แหล่งจ่ายไฟ 5-V.

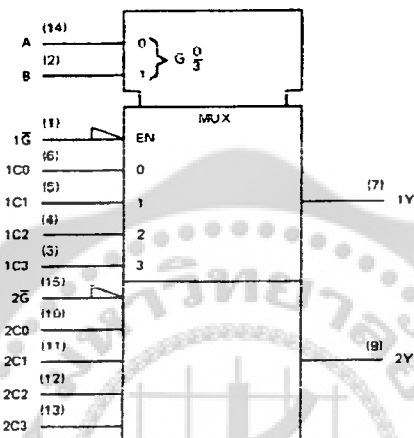
3.2 ชุดทดลอง

3.3 IC TTL 74151 , 74153 , 74155

3.4 โปรแกรม LOGIC MONITOR

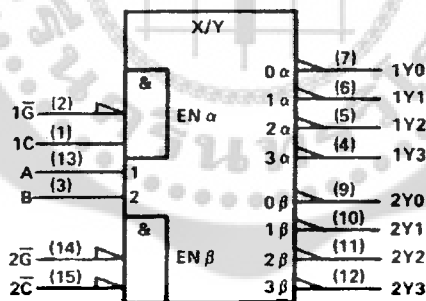
4. คำแนะนำการทดลอง

- ข้อมูลรายละเอียดของขา IC 74153 แสดงตามรูปที่ 9.4



รูปที่ 9.4 แสดงขา IC 74153

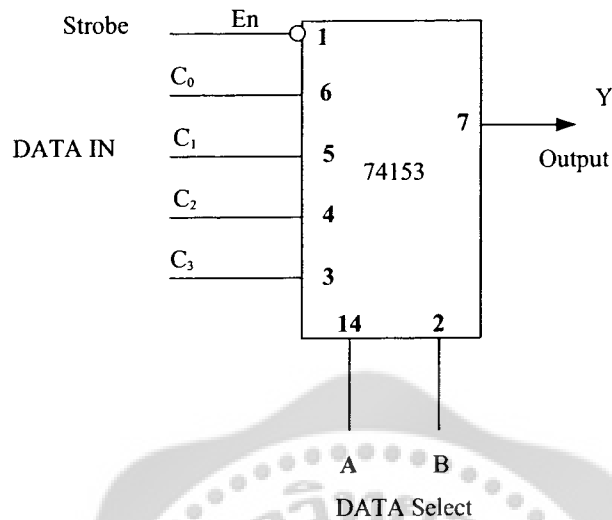
- ข้อมูลรายละเอียดของขา IC 74155 แสดงตามรูปที่ 9.5



รูปที่ 9.5 แสดงขา IC 74155

5. ลำดับขั้นการทดลอง

5.1 ทดลองการทำงานของวงจรมัลติเพลกซ์ โดยต่อวงจรตามรูปที่ 5.1 โดยใช้ไอซี 74153 ลงบนชุดทดลอง



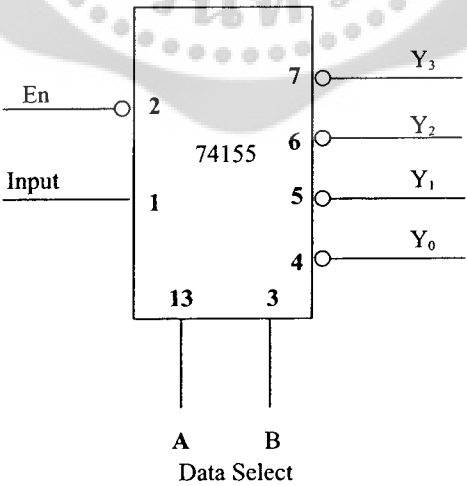
รูปที่ 5.1

- 5.2 ป้อนสัญญาณลอจิก “0” เข้าที่ขา Strobe (En)
- 5.3 ป้อนสัญญาณอินพุตจากพอร์ต Output from Computer (O₀) และ (O₁) เข้าที่ขา Data Selection (A , B) ของวงจร
- 5.4 ป้อนสัญญาณอินพุตจากพอร์ต Output from Computer (O₀) , (O₁) , (Q₂) และ (Q₃) เข้าที่ขา Data IN (C₀ - C₃) ของวงจรตามลำดับ
- 5.5 ต่อเข้าที่พุทของวงจร (Y) เข้ากับพอร์ต INPUT to Computer I₀
- 5.6 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่อง frequency เป็น 10 Hz กำหนด Word Generator เป็น 0 – 15
- 5.7 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองในตาราง

บันทึกผลการทดลองที่ 5.1

รูปสัญญาณ	Input		C_3	C_2	C_1	C_0	A	B	Y								
	Output																
เวลา	t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7	t_8	t_9	t_{10}	t_{11}	t_{12}	t_{13}	t_{14}	t_{15}	
ระดับลอจิก	Input	C_3															
		C_2															
		C_1															
		C_0															
		A															
		B															
	Output	Y															

5.8 ทดลองการทำงานของวงจรดีมัลติเพล็กซ์ โดยต่อวงจรตามรูปที่ 5.2 โดยใช้ไอซี 74155 ลงบนชุดทดลอง



รูปที่ 5.2

- 5.9 ป้อนสัญญาณลอจิก “0” เข้าที่ขา Strobe (En)
- 5.10 ป้อนสัญญาณอินพุตจากพอร์ต Output from Computer (O_0 และ O_1) เข้าที่ขา Data Selection (A , B) ของวงจรเข้า

- 5.11 ป้อนสัญญาณอินพุตจากพอร์ต Output from Computer (O_0) เข้าที่ input ของวงจร
- 5.12 ต่อเอาต์พุตของวงจร (Y) เข้ากับพอร์ต INPUT to Computer I_0 , I_1 , I_2 และ I_3 ตามลำดับ
- 5.13 เปิดโปรแกรม LOGIC MONITOR กำหนดความถี่ในช่วง frequency เป็น 10 Hz กำหนด

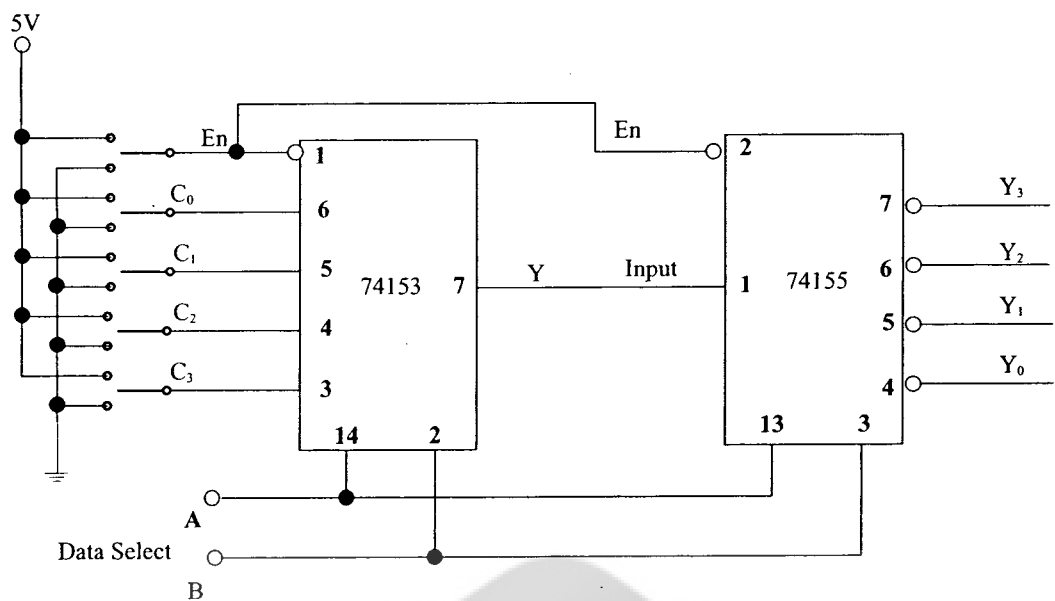
Word Generator เป็น 0 – 5

- 5.14 คลิกปุ่ม Start Counter เพื่อให้โปรแกรมเริ่มทำงานและบันทึกผลการทดลองในตาราง

ตารางที่ 5.2 ตารางบันทึกผลการทดลอง

รูปสัญญาณ	Input	I/P																
เวลา	Output	Y ₀ Y ₁ Y ₂ Y ₃																
ระดับลอจิก	Input	I/P	t ₀	t ₁	t ₂	t ₃	t ₄	t ₅	t ₆	t ₇	t ₈	t ₉	t ₁₀	t ₁₁	t ₁₂	t ₁₃	t ₁₄	t ₁₅
		A																
		B																
	Output	Y ₀																
		Y ₁																
		Y ₂																
		Y ₃																

- 5.15 ทดลองการรับ-ส่งข้อมูลจากแหล่งจ่ายข้อมูลโดยใช้การมัลติเพล็กซ์ทำการการส่งข้อมูลไปยังเครื่องรับ ในการส่งข้อมูลจะใช้สายในการส่งเพียงเส้นเดียวกันไปยังภาครับและกระจายข้อมูลออกมาที่ภาครับด้วยการดีมัลติเพล็กซ์ โดยประกอบวงจรตามรูปที่ 5.3



รูปที่ 5.3

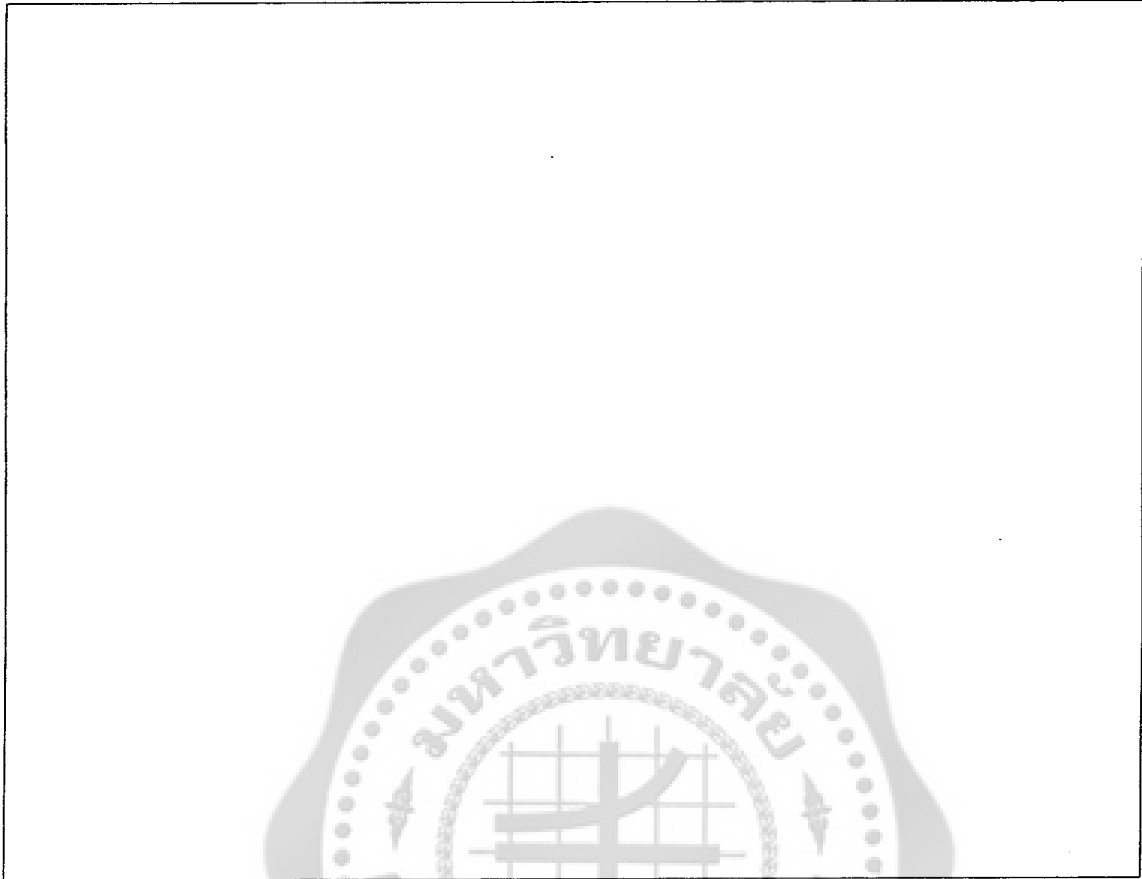
5.16 ทดลองเปลี่ยนข้อมูลตามตารางที่ 5.3 พร้อมทั้งบันทึกผลการทดลอง

ตารางที่ 5.3 ตารางบันทึกผลการทดลองการดีมัลติเพล็กซ์

อินพุต							เอาต์พุต				
สโตรบ	เลือกข้อมูล		ข้อมูลอินพุต								
En	B	A	C ₀	C ₁	C ₂	C ₃	Y	Y ₃	Y ₂	Y ₁	Y ₀
1	x	x	x	x	x	x					
0	0	0	0	1	1	1					
0	0	1	1	0	1	1					
0	1	0	1	1	0	1					
0	1	0	1	1	1	1					
0	1	1	1	1	1	0					

6. วิเคราะห์ผลการทดลอง

7. สรุปผลการทดลอง



ประวัติส่วนตัวโดยสังเขป

ชื่อ นายชัยณรงค์ คล้ายมณี

อาชีพ รับราชการ ตำแหน่ง อาจารย์ ประจำภาควิชา วิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์
มหาวิทยาลัยศรีนครินทรวิโรฒ

การศึกษา

ปริญญาตรี ค.อ.บ. (อิเล็กทรอนิกส์-คอมพิวเตอร์) จาก สถาบันเทคโนโลยีราชมงคล

ปริญญาโท Engineering/Science จาก University of Tasmania (Australia) ในโปรแกรม

ของการทำ Research เรื่อง Fingerprint Classification Techniques

งานวิจัยที่สนใจ

- การประมวลผลภาพลายนิ้วมือ (Fingerprint Image Processing)
- Artificial Intelligent (Neural Network) and Fuzzy logic ในงานด้าน ประมวลผลภาพ (Image Processing) และ การรู้จำรูปแบบ (Pattern Recognition)

สาขาโครงการที่สนใจ

- การประยุกต์ใช้งาน คอมพิวเตอร์
- การประยุกต์ใช้งาน ไมโครโพรเซสเซอร์ และ ไมโครคอนโทรลเลอร์
- การประยุกต์ใช้งาน โปรแกรมการจัดการฐานข้อมูล
- การประยุกต์ใช้งาน โครงข่ายคอมพิวเตอร์

ประวัติการทำงาน

- เคยทำงานตำแหน่ง ช่างซ่อมคอมพิวเตอร์ ที่ บริษัท IEN International
- เคยเป็นที่ปรึกษาและดูแลระบบโครงข่ายคอมพิวเตอร์ ที่ บริษัท อมรพันธ์-สวนสยาม จำกัด
- เคยเป็นที่ปรึกษาและผู้เขียนโปรแกรมและวางระบบ สมาชิก ที่ บริษัท อมรพันธ์-สวนสยาม จำกัด
- ปัจจุบันรับราชการตำแหน่ง อาจารย์ ประจำภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยศรีนครินทรวิโรฒ

งานวิจัยที่ได้ตีพิมพ์

1. C. Klimanee and D.T. Nguyen, "On the Design of 2-D Gabor Filtering of Fingerprint Images," *Proceedings IEEE International Consumer Communications and Networking Conference CCNC'04*, Caesar's Palace, Las Vegas, Nevada USA, 6-9 January 2004.
2. C. Klimanee and D.T. Nguyen, "Classification of Fingerprints using Singular Points and Principal Axes," *Proceedings IEEE International Conference in Image Processing ICIP'04*, Singapore, 24-27 October 2004.
3. C. Klimanee, A.V. Trinh, and D.T. Nguyen, "Accurate Determination of Singular Points and Principal Axes on a Fingerprint," *Proceedings IEEE Region 10 International Conference TENCON2004*, Chiang Mai, Thailand, 21-24 November 2004.
4. C.Klimanee, "Fingerprint Enhancement using Voting Algorithms," *Proceeding of the 1st Northeastern Computer Science and Engineering Conference NECSEC 2005*, Khon Kaen Thailand, 31 March - 1 April 2005.
5. นายชัยณรงค์ คล้ายมณี และ นายชัยพร กำแก้ว, "ชุดทดลองการออกแบบวงจรดิจิทัลโดยใช้คอมพิวเตอร์ส่วนบุคคล," การประชุมวิชาการวิศวกรรม ครั้งที่ 3, จอมเทียน, ชลบุรี, 5-6 พฤษภาคม พ.ศ. 2548.

ประวัติส่วนตัวโดยสังเขป(ต่อ)

ชื่อ นายชัยพร คำแก้ว
ตำแหน่ง นายช่างอิเล็กทรอนิกส์ 4 ประจำภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์
มหาวิทยาลัยศรีนครินทรวิโรฒ
รับราชการเมื่อ วันที่ 2 มิถุนายน 2540

การศึกษา

- ประกาศนียบัตรวิชาชีพ (ไฟฟ้ากำลัง) วิทยาลัยเทคนิคอ่างทอง
- ประกาศนียบัตรวิชาชีพชั้นสูง (ไฟฟ้ากำลัง) วิทยาลัยเทคนิคอ่างทอง
- ปริญญาตรี B.Tech. (Business information Technology)เทคโนโลยีสารสนเทศ มหาวิทยาลัยสุโขทัยธรรมาธิราช

โครงการที่สนใจ

- การประยุกต์ใช้งานคอมพิวเตอร์
- การประยุกต์ใช้งานระบบโครงข่ายคอมพิวเตอร์ และสารสนเทศ

ประวัติการทำงาน

- พ.ศ. 2539 - 2540 เลขทำงานตำแหน่งนายช่างเทคนิค บริษัทนิโซนิโปรคอร์ต
เปอร์ เรชั่น จำกัด
- พ.ศ. 2540 – ปัจจุบัน รับราชการตำแหน่งนายช่างอิเล็กทรอนิกส์
ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์
มหาวิทยาลัยศรีนครินทรวิโรฒ

งานวิจัยที่ได้ตีพิมพ์

1. นายชัยณรงค์ คล้ายมณี และนายชัยพร คำแก้ว “ชุดการทดลองการออกแบบวงจรดิจิทัลโดยใช้คอมพิวเตอร์ส่วนบุคคล” การประชุมวิชาการวิศวกรรมศาสตร์ ครั้งที่ 3, จอมเทียน , ชลบุรี, 5-6 พฤษภาคม พ.ศ. 2548