

เครื่องวัดความเร็วรอบดิจิทัลโดยชีพ ซีพีแอลดี

ปีการศึกษา 2545

โดย

นาย ประเมศร์ เอียวพันธ์

อาจารย์ที่ปรึกษา

อาจารย์ สมภพ รอดอัมพร

บทคัดย่อ

การจัดทำโครงการนี้มีจุดมุ่งหมายเพื่อออกแบบและสร้างเครื่องวัดความเร็วรอบของเครื่องจักรกลซึ่งการออกแบบแบ่งออกเป็น 2 ส่วนคือการออกแบบด้วยการใช้วงจรรวม TTL หรือ CMOS และการออกแบบวงจรดิจิทัลด้วยโปรแกรม Xilinx Foundation ซึ่งสามารถออกแบบและตรวจสอบความถูกต้องของการทำงานของวงจรด้วยการทำ Simulation ก่อนที่จะนำวงจรที่ออกแบบไว้ไปจำลองเป็นตัวชิพ CPLD (Complex Programmable Logic Device) ซึ่งเป็นชิพดิจิทัลที่สามารถโปรแกรมได้ แล้วจึงนำเอาไปโปรแกรมลงบนชิพ CPLD จริง โครงการนี้เน้นความสำคัญในการนำชิพ CPLD มาใช้ในการลดจำนวนไอซีและนำการออกแบบทั้ง 2 ส่วนมาใช้ร่วมกันเพื่อให้ได้เครื่องวัดความเร็วรอบที่แสดงผลเป็นตัวเลขขนาด 4 หลัก มีหน่วยเป็นรอบต่อวินาที ตัวเครื่องมีน้ำหนัก 0.3 กิโลกรัม ในการทดสอบมีเปอร์เซ็นต์ความผิดพลาดเฉลี่ยไม่เกิน 2.30 เปอร์เซ็นต์

โครงการนี้ยังเป็นประโยชน์ต่อผู้ที่ต้องการศึกษาถึงหลักการเบื้องต้นของการสร้างเครื่องมือวัดความเร็วรอบแบบดิจิทัลเพื่อเป็นความรู้ในการนำไปพัฒนาเป็นเครื่องมือวัดในรูปแบบต่าง ๆ ต่อไป